

[\[KEMBALI KE MENU SEBELUMNYA\]](#)

DAFTAR ISI

[1. Kondisi](#kondisi)

[2. Rangkaian Simulasi](#rangkaian)

[3. Video](#video)

[4. Prinsip Kerja](#prinsip)

[5. Link Download](#link)

Berkas Download

1. Kondisi

[\[Kembali\]](#)

- Percobaan 1 Kondisi

Buatlah rangkaian seperti gambar percobaan 1 dengan menggunakan RS flip flop dan output 8 bit

2. Rangkaian Simulasi

[\[Kembali\]](#)



width="640" height="202"/>

[\[Kembali\]](#)

3. Video

[\[Kembali\]](#)

BLOG_video_class

contentid="42b7ae00f06bbd97" height="266" id="BLOG_video-42b7ae00f06bbd97" width="320"/>

[\[Kembali\]](#)

4. Prinsip Kerja

[\[Kembali\]](#)

Rangkaian counter asynchronous pada rangkaian ini

menggunakan 8 RS flip flop yang disusun secara sejajar dan dihubungkan saklar SPDT yang sama pada kaki S dan R nya dimana pada SPDT dihubungkan ke VCC dan kaki low nya ke ground. Adapun clock pada flip flop yang ujung akan dihubungkan ke sinyal clock sedangkan untuk sinyal flip flop lainnya dihubungkan ke output flip flop sebelumnya. Dengan sifatnya tersebut membuat output yang terlihat pada logicprobe mengalami perubahan kondisi atau tidak serempak. Sehingga nilai outputnya selalu berubah-ubah, dimana konsisi saklar bernilai 1 1.

5. Link Download [\[Kembali\]](#)

- Download HTML
- Download Rangkaian Simulasi Proteus 1
- Download Video Percobaan 1

Download **Datasheet Switch**