

[KEMBALI KE MENU SEBELUMNYA]

DAFTAR ISI

1. Kondisi

2. Gambar Rangkaian Simulasi

3. Video Simulasi

4. Prinsip Kerja

5. Link Download

 1. Kondisi

[Kembali] Buatlah rangkaian seperti gambar percobaan 1 dengan output menjadi 8 bit.

2. Gambar Rangkaian Simulasi

[Kembali]

3. Video Simulasi

[Kembali]
 <object class="BLOG_video_class" contentid="24c1a8095206f58b" height="266" id="BLOG_video-24c1a8095206f58b" width="320"></object>

4. Prinsip Kerja

[Kembali]
     Rangkaian ini terdiri dari 8 buah T flip-flop yang mana clock untuk flip-flop kedua, ketiga, keempat, kelima, keenam, ketujuh, dan kedelapan merupakan output dari Q FF sebelumnya. jadi rangkaian ini merupakan counter asinkronus karena Pada rangkaian ini clocknya berjalan secara bertahap a4tau serial clock. Dan dan pin Set dan Reset dalam keadaan non aktif (kondisi tidak ada perubahan) dan T flip-flop berada dalam kondisi toggle karena j&k bernilai 1.
    Counter ini dapat menghitung bit dari 0 sampai 255, untuk mereset nilai Bit kita dapat mengaktifkan PIN reset dengan memberikan tegangan rendah atau di groundkan dan kita dapat menSet agar output bernilai 1 dengan cara mengaktifkan pin Set. Pada JK flip flop saat J=1 dan K=1 flip flop berada dalam kondisi toggle(keadaan berlawanan). setiap terjadi trigger output yang baru merupakan invers dari output yang lama.

 5. Link Download

[Kembali]

File Rangkaian klik disini File Rangkaian klik disini Datasheet 74ls112 klik disini