

Tugas Soal 10.11

Buatkanlah rangkaian simulasi menggunakan IC JK FF

(IC 10135)

1. Tujuan

[\[Kembali\]](#)

Untuk menyelesaikan tugas sistem digital yang diberikan oleh Bapak Dr. Darwison, M.T.

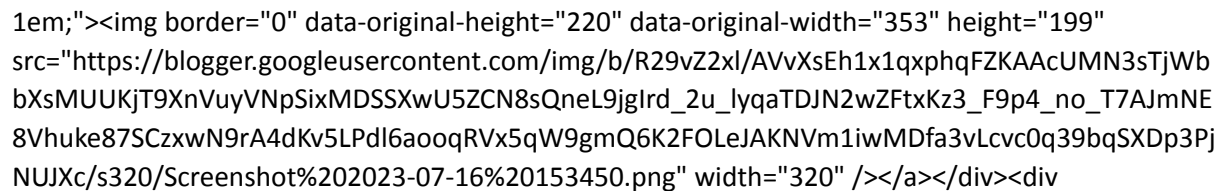
Menyelesaikan tugas soal yang diberikan dan mensimulasikannya dalam software proteus.

Mengetahui bentuk rangkaian dan mensimulasikan pengaplikasian dari tugas soal pada software proteus.

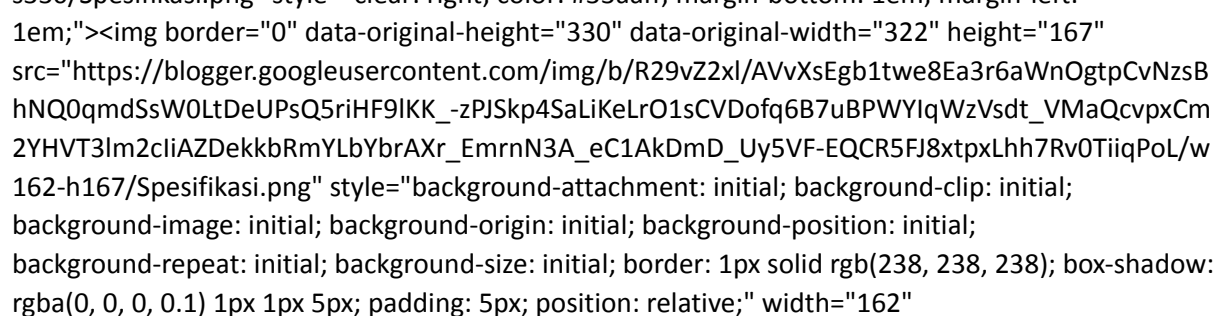
2. Alat dan Bahan

1) ECL IC 10135

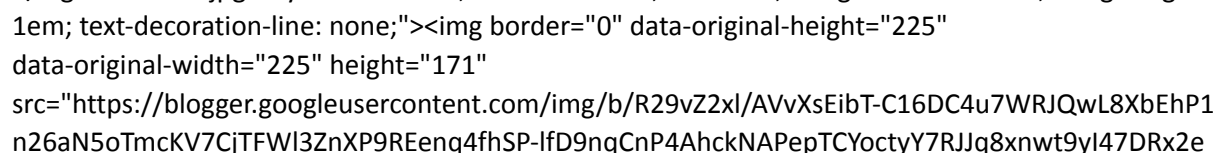
https://blogger.googleusercontent.com/img/b/R29vZ2xl/AVvXsEh1x1qxphqFZKAACUMN3sTjWbbXsMUUKJT9XnVuyVNPsixMDSSXwU5ZCN8sQneL9jgIrd_2u_lyqaTDJN2wZFtxKz3_F9p4_no_T7AJmNE8Vhuke87SCzxwN9rA4dKv5LPdl6aooqRVx5qW9gmQ6K2FOLeJAKNVm1iwMDfa3vLcvc0q39bqSXDP3PjNUJXc/s353/Screenshot%202023-07-16%20153450.png



https://blogger.googleusercontent.com/img/b/R29vZ2xl/AVvXsEg1twe8Ea3r6aWnOgtpCvNzsBhNQ0qmdSsW0LtDeUPsQ5riHF9IKK_-zPJSkp4SaLiKeLrO1sCVDofq6B7uBPWYlqWzVsdt_VMaQcvpxCm2YHVT3Im2cliAZDekkbRmYlBYbrAXr_EmrnN3A_eC1AkDmD_Uy5VF-EQCR5FJ8xtpxLhh7Rv0TiiqPoL/s330/Spesifikasi.png



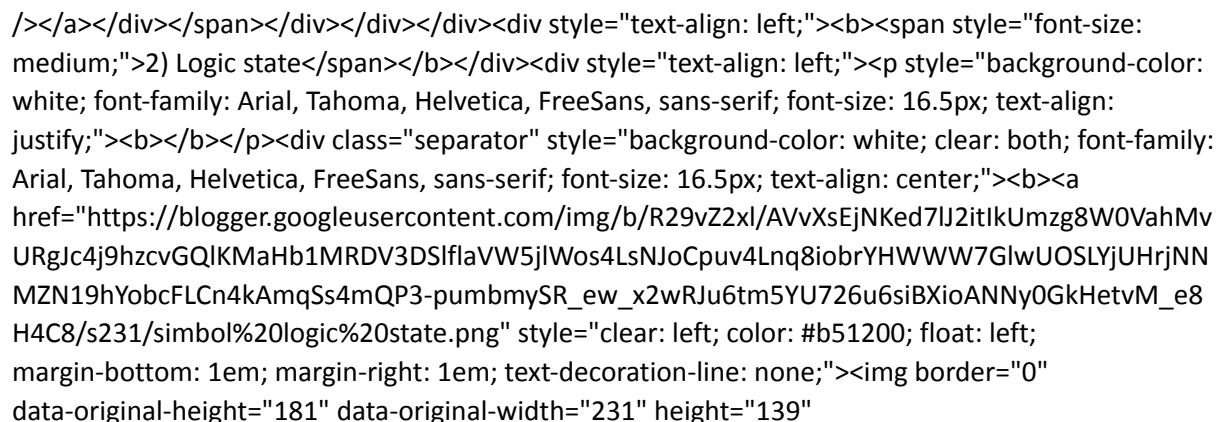
https://blogger.googleusercontent.com/img/b/R29vZ2xl/AVvXsEibT-C16DC4u7WRJQwL8XbEhP1n26aN5oTmcKV7CjTFWl3ZnXP9REenq4fhSP-lfD9nqCnP4AhckNAPEpTCYoctyY7RJq8xnwt9yl47DRx2eONCiZAYcYyow2Jd4B4m1hQ-D8QfwSdU2c3qPfb_GrskZ1eh20PDZroexA9jo4zfrdBPI2lPxUFQq7J/s225/logic%20state.jpg

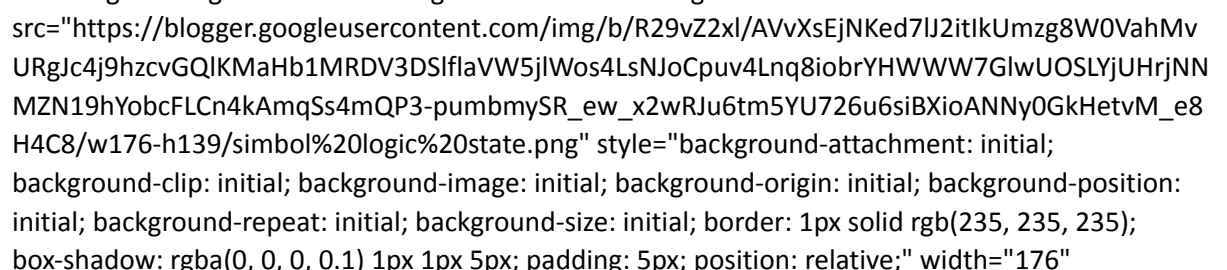


ONCiZAycYyow2Jd4B4m1hQ-D8QfwSdU2c3qPfb_GrskZ1eh20PDZroexA9jo4zfrdBPI2IPxUFQq7J/w171-h171/logic%20state.jpg" style="background: rgb(255, 255, 255); border: 1px solid rgb(235, 235, 235); box-shadow: rgba(0, 0, 0, 0.1) 1px 1px 5px; padding: 5px; position: relative;" width="171" />
</div>
</table><table bgcolor="#27910A" cellpadding="10" cellspacing="1" style="border: 1px solid rgb(196, 196, 196); color: black;"><tbody><tr><td align="center" bgcolor="#E2FBD7">Feature</td><td bgcolor="#FFFFFF" height="62">Input 1A Input 2A output A Input 1B Input 2B output B . . B I u I vc~ Input 1D Input 2D output .</td></tr></tbody></table>
</div><div>
</div><div><br style="background-color: white; font-family: Arial, Tahoma, Helvetica, FreeSans, sans-serif; font-size: 16.5px; font-weight: 400;" /></div></div><div style="text-align: justify;"><b style="text-align: left;">
</div><div style="text-align: justify;"><b style="text-align: left;">
</div><div style="text-align: justify;"><b style="text-align: left;">
</div><div style="text-align: justify;"><b style="text-align: left;">
</div><div style="text-align: justify;"><b style="text-align: left;">3. Dasar Teori[Kembali]</div><div style="text-align: left;">1) ECL IC 10135</div><div style="text-align: left;"><div class="separator" style="clear: both; text-align: center;"></div><div class="separator" style="clear: both; text-align: left;"><p style="--tw-border-spacing-x: 0; --tw-border-spacing-y: 0; --tw-ring-color: rgba(69,89,164,.5); --tw-ring-offset-color: #fff; --tw-ring-offset-shadow: 0 0 transparent; --tw-ring-offset-width: 0px; --tw-ring-shadow: 0 0 transparent; --tw-rotate: 0; --tw-scale-x: 1; --tw-scale-y: 1; --tw-scroll-snap-strictness: proximity; --tw-shadow-colored: 0 0 transparent; --tw-shadow: 0 0 transparent; --tw-skew-x: 0; --tw-skew-y: 0; --tw-translate-x: 0; --tw-translate-y: 0; background-color: #f7f7f8; border: 0px solid rgb(217, 217, 227); box-sizing: border-box; color: #374151; font-weight: 400; margin: 0px 0px 1.25em; white-space-collapse: preserve;">JK FF (J-K Flip-Flop) adalah jenis rangkaian flip-flop yang digunakan dalam elektronika digital. JK FF ECL (Emitter-Coupled Logic) mengacu pada jenis JK flip-flop yang menggunakan logika ECL sebagai dasar operasinya.</p><p style="--tw-border-spacing-x: 0; --tw-border-spacing-y: 0; --tw-ring-color: rgba(69,89,164,.5); --tw-ring-offset-color: #fff; --tw-ring-offset-shadow: 0 0 transparent; --tw-ring-offset-width: 0px; --tw-ring-shadow: 0 0 transparent; --tw-rotate: 0; --tw-scale-x: 1; --tw-scale-y: 1; --tw-scroll-snap-strictness: proximity; --tw-shadow-colored: 0 0 transparent; --tw-shadow: 0 0 transparent; --tw-skew-x: 0; --tw-skew-y: 0; --tw-translate-x: 0; --tw-translate-y: 0; background-color: #f7f7f8; border: 0px solid rgb(217, 217,

227); box-sizing: border-box; color: #374151; font-weight: 400; margin: 1.25em 0px; white-space-collapse: preserve;">Logika ECL adalah jenis logika transistor yang biasanya digunakan dalam aplikasi kecepatan tinggi. Dalam logika ECL, sinyal logika direpresentasikan oleh arus yang mengalir melalui transistor, bukan tegangan seperti pada logika CMOS atau TTL (Transistor-Transistor Logic).</p><p style="--tw-border-spacing-x: 0; --tw-border-spacing-y: 0; --tw-ring-color: rgba(69,89,164,.5); --tw-ring-offset-color: #fff; --tw-ring-offset-shadow: 0 0 transparent; --tw-ring-offset-width: 0px; --tw-ring-shadow: 0 0 transparent; --tw-rotate: 0; --tw-scale-x: 1; --tw-scale-y: 1; --tw-scroll-snap-strictness: proximity; --tw-shadow-colored: 0 0 transparent; --tw-shadow: 0 0 transparent; --tw-skew-x: 0; --tw-skew-y: 0; --tw-translate-x: 0; --tw-translate-y: 0; background-color: #f7f7f8; border: 0px solid rgb(217, 217, 227); box-sizing: border-box; color: #374151; font-weight: 400; margin: 1.25em 0px; white-space-collapse: preserve;">JK FF ECL menggunakan transistor dan rangkaian logika ECL untuk menyediakan fungsi flip-flop JK. JK FF memiliki dua input, yaitu J (set) dan K (reset), serta dua output, yaitu Q (output) dan Q' (output komplementer). Input J dan K digunakan untuk mengendalikan operasi flip-flop, sedangkan output Q dan Q' menghasilkan status atau informasi yang disimpan dalam flip-flop.</p><p style="--tw-border-spacing-x: 0; --tw-border-spacing-y: 0; --tw-ring-color: rgba(69,89,164,.5); --tw-ring-offset-color: #fff; --tw-ring-offset-shadow: 0 0 transparent; --tw-ring-offset-width: 0px; --tw-ring-shadow: 0 0 transparent; --tw-rotate: 0; --tw-scale-x: 1; --tw-scale-y: 1; --tw-scroll-snap-strictness: proximity; --tw-shadow-colored: 0 0 transparent; --tw-shadow: 0 0 transparent; --tw-skew-x: 0; --tw-skew-y: 0; --tw-translate-x: 0; --tw-translate-y: 0; background-color: #f7f7f8; border: 0px solid rgb(217, 217, 227); box-sizing: border-box; color: #374151; font-weight: 400; margin: 1.25em 0px; white-space-collapse: preserve;">Dalam operasi JK FF, input J dan K ditangani secara berbeda tergantung pada keadaan saat ini. Tabel kebenaran untuk JK FF menentukan bagaimana output berubah berdasarkan kombinasi input dan keadaan sebelumnya. Misalnya, ketika input J = 1 dan K = 0, jika keadaan sebelumnya adalah 0, maka output Q akan menjadi 1. Jika keadaan sebelumnya adalah 1, maka output Q akan menjadi 0. Kombinasi input J = 0 dan K = 0 dapat digunakan untuk mempertahankan keadaan saat ini.</p><p style="--tw-border-spacing-x: 0; --tw-border-spacing-y: 0; --tw-ring-color: rgba(69,89,164,.5); --tw-ring-offset-color: #fff; --tw-ring-offset-shadow: 0 0 transparent; --tw-ring-offset-width: 0px; --tw-ring-shadow: 0 0 transparent; --tw-rotate: 0; --tw-scale-x: 1; --tw-scale-y: 1; --tw-scroll-snap-strictness: proximity; --tw-shadow-colored: 0 0 transparent; --tw-shadow: 0 0 transparent; --tw-skew-x: 0; --tw-skew-y: 0; --tw-translate-x: 0; --tw-translate-y: 0; background-color: #f7f7f8; border: 0px solid rgb(217, 217, 227); box-sizing: border-box; color: #374151; font-weight: 400; margin: 1.25em 0px 0px; white-space-collapse: preserve;">JK FF ECL umumnya digunakan dalam sistem elektronika yang membutuhkan kecepatan tinggi dan akurasi tinggi, seperti dalam sistem komunikasi, pemrosesan sinyal, dan perangkat lain yang memerlukan operasi cepat dan stabil.</p></div></div><div style="text-align: left;"><div class="separator" style="clear: both; text-align: center;"><div style="background-color: white; box-sizing: inherit; margin-bottom: 2rem; margin-top: 0px; text-align: left;">
<div style="text-align: justify;">Tabel kebenaran IC ini adalah :</div><div style="text-align: justify;">
</div><div class="separator" style="clear: both; text-align: center;">

2) Logic state





Gerbang Logika (Logic Gates) adalah sebuah entitas untuk melakukan pengolahan input-input yang berupa bilangan biner (hanya terdapat 2 kode bilangan biner yaitu, angka 1 dan 0) dengan menggunakan Teori Matematika Boolean sehingga dihasilkan sebuah sinyal output yang dapat digunakan untuk proses berikutnya.

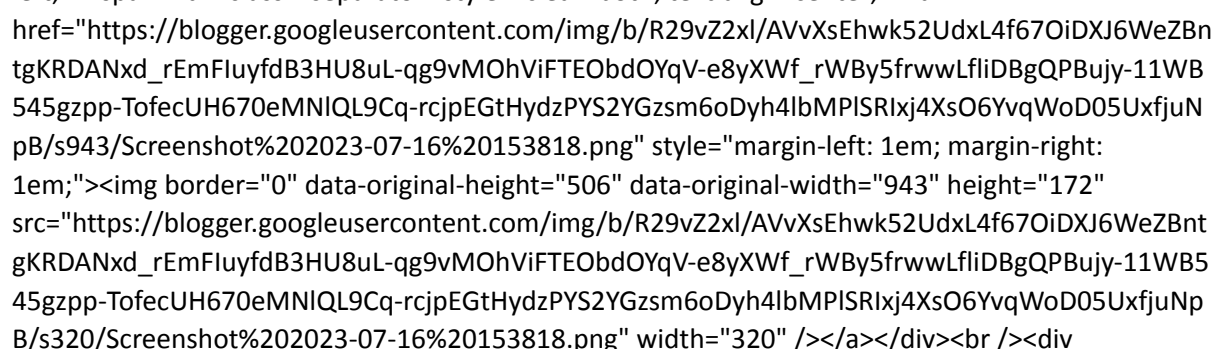
Input dan Output pada Gerbang Logika hanya memiliki 2 level. Kedua Level tersebut pada umumnya dapat dilambangkan dengan :

-

[illegible]

terlihat untuk output yang dihasilkan sesuai dengan tabel kebenaran IC yang dimaksud.

Rangkaian Percobaan



Prinsip Kerja Rangkaian

Pada rangkai ECL 10135, saat dijalankan pada proteus tidak bisa dijalankan dikarenakan tidak adanya model simulasinya pada proteus. Namun kita dapat menggunakan yang lain untuk mendapatkan rangkaian yang sama.

Keadaan Awal (Tahap 1): Saat input clock (CK) berubah dari rendah (0) menjadi tinggi (1), JK Flip Flop mulai bekerja. Pada tahap ini, input J dan K akan diabaikan.

Tahap 2: Setelah input clock berubah menjadi tinggi, input J dan K diperhatikan. Apabila input J dan K bernilai rendah (0), keadaan flip flop akan tetap sama dengan keadaan sebelumnya (no change).

Tahap 3: Jika input J bernilai tinggi (1) dan input K bernilai rendah (0), maka keadaan flip flop akan berubah menjadi set (state 1). Ini berarti keluaran flip flop (output) akan menjadi tinggi (1).

Tahap 4: Jika input J bernilai rendah (0) dan input K bernilai tinggi (1), maka keadaan flip flop akan berubah menjadi reset (state 0). Ini berarti keluaran flip flop (output) akan menjadi rendah (0).

Tahap 5: Jika input J dan K bernilai tinggi (1), maka terjadi toggling (flip) antara keadaan set dan reset. Jadi, jika keadaan sebelumnya adalah set (state 1), maka keadaan flip flop akan berubah menjadi reset (state 0), dan sebaliknya. Ini berarti output flip flop akan berubah sesuai dengan keadaan sebelumnya.

Tahap 6: Setelah keadaan flip flop berubah sesuai dengan input J dan K, output akan tetap sama sampai input clock berubah lagi.

5. Video

[Kembali]

[width="320"></object></div><b style="text-align: left;">
<p></p><p></p><p></p><p></p>](#)

[style="text-align: justify;"><b style="text-align: left;">6. Download File\[Kembali\]</p><div style="text-align: justify;"><li style="text-align: left;">Download HMTL <li style="text-align: left;">Download Simulasi Rangkaian klik disini<li style="text-align: left;">Download Gambar Rangkaian klik disini<li style="text-align: left;">Download Datasheet ECL0 IC 10135 klik disini<li style="text-align: left;">Download Video Praktikum klik disini</div><p></p>](#)