

<a name="home">

</a>

<span style="font-family: times; font-size: large;"><br />

</span><div style="text-align: center;">

<a href="https://siska211021.blogspot.com/2023/05/modul-2.html#subjudul-3"><span style="color: black; font-family: times;">[KEMBALI KE MENU SEBELUMNYA]</span></a></div>

<span style="font-family: times;"><br />

</span><center>

<div style="background-color: white; border: 2px dashed rgb(23, 128, 221); height: 240px; overflow: auto; padding: 10px; text-align: center; width: 330px;">

<span style="font-family: times;"><b>DAFTAR ISI</b>

<br />

</span><div style="text-align: left;">

<a href="#jurnal"><span style="color: #2b00fe; font-family: times; font-size: medium;">1. Jurnal</span></a></div>

<div style="text-align: left;">

<a href="#alat"><span style="color: #2b00fe; font-family: times; font-size: medium;">2. Alat dan Bahan</span></a></div>

<div style="text-align: left;">

<a href="#rangkaian"><span style="color: #2b00fe; font-family: times; font-size: medium;">3. Rangkaian Simulasi</span></a></div>

<div style="text-align: left;">

<span style="color: #2b00fe; font-size: medium;"><a href="#prinsip"><span style="font-family: times;">4. Prinsip Kerja</span></a><br />

<div style="text-align: left;">

<a href="#video"><span style="font-family: times;">5. Video Percobaan</span></a></div>

<div style="text-align: left;">

<a href="#analisis"><span style="font-family: times;">6. Analisis</span></a></div>

</span></div>

<div style="text-align: left;">

<a href="#download"><span style="color: #2b00fe; font-family: times; font-size: medium;">7.

Download</span></a></div>

</div>

</center>

<a></a><div><a></a><a><br /></a></div><div><a><br /></a></div><span style="color: #660000;

font-size: medium;"><b>1. Jurnal</b><a name="jurnal"></a><a

href="#home"><b>[Kembali]</b></a></span><div><div class="separator" style="clear: both; text-align:

center;"><br /></div><div class="separator" style="clear: both; text-align: center;"><br /></div><div

class="separator" style="clear: both; text-align: center;"><a

href="https://blogger.googleusercontent.com/img/b/R29vZ2xl/AVvXsEh-q2Tk8dtqil30cJiPmC7mFJoDFGR7p6FyfjFSTcOBYkSn4QbqYo8Sj\_z-iaZpr-ogCZVG2knDlKT6un6\_avwygutvV8W5D449J3KtfGuEHvQPC9wRs813R9eoeCztKWdOgeN8fM8SHNCOB-FNews5Cph0AMQ2T7QwRxn\_9iTf6oMNVOJgBXykG\_VQhg/s1037/WhatsApp%20Image%202023-05-31%20at%2013.14.57.jpg" style="margin-left: 1em; margin-right:

1em;"></a></div><br /><div

class="separator" style="clear: both; text-align: center;"><br /></div><div class="separator" style="clear:

both; text-align: center;"><br /></div><div class="separator" style="clear: both; text-align: center;"><br

/></div><div class="separator" style="clear: both; text-align: center;"><br /></div><div><div

class="separator" style="clear: both; text-align: left;"><b><span style="color: #660000; font-size: medium;">2. Alat dan bahan<a name="alat"></a><a

href="#home">[Kembali]</a></span></b></div><div class="separator" style="clear: both; text-align:

left;"><b><br /></b></div><div class="separator" style="clear: both; text-align: left;"><b><span>&nbsp;

&nbsp;

&nbsp;

&nbsp;

&nbsp;

&nbsp;

&nbsp;

&nbsp;

&nbsp;

&nbsp;

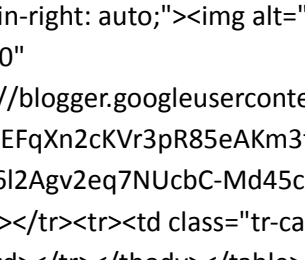
&nbsp;

[illegible]

**Gambar 2. Modul De Lorenzo**

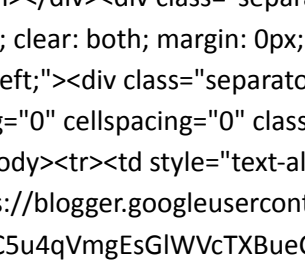
**B. Alat dan Bahan (Proteus)**

**1.** IC 74LS112 (JK flip flop)



**IC 74LS112 (JK flip flop)**

**2.** IC 7474 (D Flip Flop)



**IC 7474 (D Flip Flop)**

**Gambar 3. IC 74LS112**

**IC 7474 (D Flip Flop)**

**Gambar 4. IC 74LS112**

[illegible]

[illegible]

Proteus

---

4. Prinsip Kerja

Pada rangkaian percobaan 1, terdapat penggunaan dua jenis IC, yaitu IC 74LS112 dan IC 7474. Pada IC 74LS112, kaki R (reset) terhubung ke B0 dengan inputan bernilai 1, kaki S (set) terhubung ke B1 dengan inputan bernilai 1, kaki J terhubung ke B2 dengan inputan bernilai 0, kaki clk terhubung ke B3 dengan inputan bernilai 1, dan kaki K terhubung ke B4 dengan inputan B4. Output dari IC 74LS112 terdiri dari Q yang terhubung ke H7 dan Q' yang merupakan komplemen dari Q dan terhubung ke H6.

Selanjutnya, pada IC 7474, kaki D terhubung ke B5 dengan inputan bernilai 0, dan kaki clk terhubung ke B6 dengan inputan bernilai 1. Output dari IC 7474 terdiri dari Q yang terhubung ke H4 dengan inputan 0 dan Q' yang terhubung ke H3.

Apabila rangkaian dijalankan, output yang dihasilkan adalah 0 untuk Q dan 1 untuk Q'. Hal ini disebabkan oleh sifat clk yang aktif rendah (active low), yang berarti clk akan aktif saat bernilai logika 0. Namun, dalam rangkaian ini, clk diberikan masukan bernilai 1 sehingga clk tidak aktif dan menghasilkan output berupa 0.

Pada percobaan ini, juga divariasikan beberapa kondisi. Adapun kondisi-kondisi tersebut adalah:

- Saat B0=0, B1=1, B2=don't care, B3=don't care, B4=don't care, B5=don't care, dan B6=don't care, maka dihasilkan output yang sama pada J-K Flip Flop dan D Flip Flop dimana Q=0 dan Q'=1.
- Saat B0=1, B1=0, B2=don't care, B3=don't care, B4=don't care, B5=don't care, dan B6=don't care, maka dihasilkan output pada J-K Flip Flop 1 dan pada D Flip Flop juga 1. Ini dikarenakan pada rangkaian ini dia aktif low, dan diberi inputan berupa 0, maka akan membuat rangkaiannya mengeluarkan output sebesar 1.
- Saat B0=0, B1=0, B2=don't care, B3=don't care, B4=don't care, B5=don't care, dan B6=don't care, maka dihasilkan output yang sama pada J-K Flip Flop dan D Flip Flop dimana Q=1 dan Q'=1. Kondisi ini dinamakan kondisi terlarang, karena Q dan Q' memiliki nilai yang sama yaitu 1. Seharusnya untuk nilai Q dan Q' itu berlawanan satu sama lain, tetapi pada kali ini, dia memiliki nilai yang sama. Oleh sebab itulah kondisi ini disebut kondisi terlarang. Kondisi ini juga disebut sebagai kondisi tidak stabil.
- Saat B0=1, B1=1, B2=0, B3=toggle, B4=0, B5=0, dan B6= $\Rightarrow$ , maka dihasilkan output pada J-K Flip Flop adalah Q=1 dan Q'=0, sedangkan pada D Flip Flop nilai yang diperoleh adalah Q=0 dan Q'=1.
- Saat B0=1, B1=1, B2=0, B3=toggle, B4=1, B5=1, dan B6= $\Rightarrow$ , maka dihasilkan output pada J-K Flip Flop adalah Q=0 dan Q'=1, sedangkan pada D Flip Flop nilai yang diperoleh adalah Q=0 dan Q'=1.
- Saat B0=1, B1=1, B2=1, B3=toggle, B4=0, B5=don't care, dan B6=0, maka dihasilkan output pada J-K Flip Flop adalah Q=1 dan Q'=0, sedangkan pada D Flip Flop nilai yang

diperoleh adalah  $Q=0$  dan  $Q'=1$ .

Saat  $B_0=1$ ,  $B_1=1$ ,  $B_2=1$ ,  $B_3=toggle$ ,  $B_4=1$ ,  $B_5$  dan  $B_6$  diputus, maka dihasilkan output adalah toggle, dimana ia berlawanan dengan output sebelumnya. Dimana sebelumnya outputnya adalah  $Q=1$  dan  $Q'=0$ . Tetapi setelah dia bersifat toggle, maka untuk outputnya yang dihasilkan adalah  $Q=0$  dan  $Q'=1$ .

Kondisi dan keadaan yang ada pada percobaan sudah sama dengan dengan kondisi sebenarnya, dimana datanya sudah sesuai dengan tabel kebenarannya.

5. Video Percobaan

6. Analisis

1) Bagaimana jika  $B_0$  dan  $B_1$  sama- sama diberi logika 0, apa yang terjadi pada rangkaian?

Jawab : Apabila  $B_0$  dan  $B_1$  sama-sama bernilai 0, maka untuk output yang dihasilkan adalah  $Q=1$  dan  $Q'=1$ . Kondisi ini disebut kondisi terlarang dimana keadaannya tidak stabil. Untuk nilai  $Q=1$  dan  $Q'=1$  ini didapatkan karena rangkaiannya bersifat aktif low dimana ia akan aktif saat diberi masukan 0. Oleh sebab itu, outputnya bernilai satu.

2) Bagaimana jika  $B_3$  diputuskan/tidak dihubungkan pada rangkaian, apa yang terjadi pada rangkaian?

Jawab : Apabila  $B_3$  diputuskan/tidak dihubungkan maka akan berpengaruh terhadap J-K Flip Flop. Ini disebabkan karena yang terhubung ke clock pada J-K Flip Flop adalah  $B_3$ . Tetapi jika input J dan K divariasikan, maka tidak akan mengalami perubahan karena clock tidak terhubung. Fungsi Clock pada JK flip-flop adalah untuk mengendalikan keluaran output JK flip-flop. Sedangkan untuk D flip-flop sendiri tidak berpengaruh, karena clocknya masih ada (tidak ada yang diputuskan).

3) Jelaskan apa yang dimaksud dengan kondisi toggle, not change dan kondisi terlarang pada Flip - Flop?

Jawab : Kondisi toggle

justify;">Merupakan kondisi yang terjadi saat input J dan K bernilai 1 dimana input J = 1 dan K = 1. Maka untuk outputnya berubah-ubah. Untuk nilai output yang berubah-ubah inilah yang disebut dengan toggle atau disebut juga situasi dimana Flip - Flop memiliki keluaran yang berganti - ganti, contohnya jika outputnya Q = 1 dan Q' = 0, pada togglenya akan berlaku pergantian sehingga outputnya menjadi Q = 0 dan Q' = 1.

Kondisi not change

Merupakan kondisi pada Flip - Flop dimana Flip - Flop akan mempertahankan kondisi sebelumnya atau tidak mengalami perubahan. Contohnya, jika output Q = 0 dan Q' = 1 maka pada kondisi not change outputnya tidak berubah yakni Q = 0 dan Q' = 1. Kondisi ini terjadi ketika inputnya sama - sama berlogika 0.

Kondisi terlarang

Merupakan kondisi yang terjadi pada rangkaian flip-flop dimana nilai output yang dihasilkan sama-sama bernilai 1 yaitu Q = 1 dan Q' = 1. Ini disebut terlarang karena nilai Q dan Q' seharusnya bernilai berlawanan, dimana keadaanya tidak stabil

Download

[\[Kembali\]](#)

7.

HTML

Simulasi Proteus

<https://drive.google.com/uc?export=download&id=1y46hH9CshxpugmEJxwCfk6BKlccA93vw> >klik disini

Video Percobaan

[https://drive.google.com/file/d/1896UkyObQ2NyWR6lFhPxxVqB3NVv6UMw/view?usp=drive\\_link](https://drive.google.com/file/d/1896UkyObQ2NyWR6lFhPxxVqB3NVv6UMw/view?usp=drive_link) >klik disini

Datasheet IC 74LS112 (J-K Flip Flop)

[https://drive.google.com/uc?export=download&id=1Vm7y9le9lQSw7lnAeB\\_CBkuKB7tFWgdX](https://drive.google.com/uc?export=download&id=1Vm7y9le9lQSw7lnAeB_CBkuKB7tFWgdX) >klik disini

Datasheet IC 7474 (D Flip Flop)

<https://drive.google.com/uc?export=download&id=1wbKZjsfsGETbqgmYSRIysoHHj9HnafBC> >klik disini

Datasheet Switch

<https://drive.google.com/uc?export=download&id=1VI97e-ddhHFHVYLqQ7Qgj0dYcZ8sXqX6> >klik disini