

```

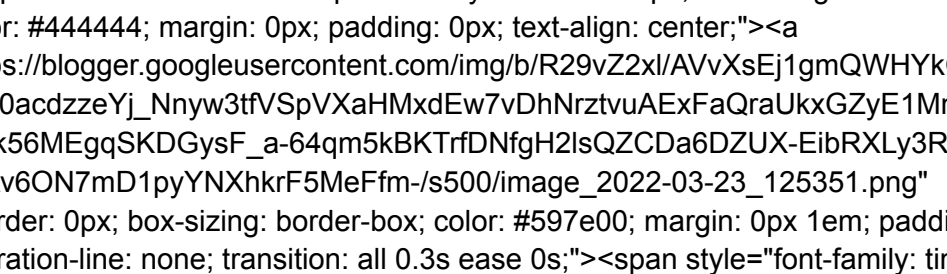
<a name="home">
</a>
<span style="font-family: times; font-size: large;"><br />
</span><div style="text-align: center;">
<a href="#"><span style="color: #2b00fe; font-family: times;">[KEMBALI KE MENU
SEBELUMNYA]</span></a></div>
<span style="font-family: times;"><br />
</span><center>
<div style="background-color: white; border: 2px dashed rgb(23, 128, 221); height: 240px;
overflow: auto; padding: 10px; text-align: center; width: 330px;">
<span style="font-family: times;"><b>DAFTAR ISI</b>
<br />
</span><div style="text-align: left;">
<a href="#jurnal"><span style="color: #2b00fe; font-family: times;">1.
Jurnal</span></a></div>
<div style="text-align: left;">
<a href="#alat"><span style="color: #2b00fe; font-family: times;">2. Alat dan
Bahan</span></a></div>
<div style="text-align: left;">
<a href="#rangkaian"><span style="color: #2b00fe; font-family: times;">3. Rangkaian
Simulasi</span></a></div>
<div style="text-align: left;">
<span style="color: #2b00fe;"><a href="#prinsip"><span style="font-family: times;">4.
Prinsip Kerja</span></a><br />
</span><div style="text-align: left;">
<a href="#video"><span style="font-family: times;">5. Video Percobaan</span></a></div>
<div style="text-align: left;">
<a href="#analisis"><span style="font-family: times;">6. Analisis</span></a></div>
</span></div>
<div style="text-align: left;">
<a href="#download"><span style="color: #2b00fe; font-family: times;">7.
Download</span></a></div>
</div>
</center>
<a></a><div><b><span style="color: #351c75; font-family: verdana; font-size:
medium;"><a></a><a><br /></a></span></b></div><div style="text-align:
center;"><a><span style="color: #351c75; font-family: verdana;"><b>Laporan Akhir
Percobaan 1&nbsp;</b></span></a></div><div style="text-align: center;"><b><span
style="font-size: medium;"><a><span style="color: #351c75; font-family:
verdana;"></span></a><span face="Arial, Tahoma, Helvetica, FreeSans, sans-serif"
style="background-color: white; color: #333333;">Serial In/Serial Out, Paralel In/Serial Out,
dan&nbsp;</span></span></b></div><div style="text-align: center;"><b><span
style="font-size: medium;"><span face="Arial, Tahoma, Helvetica, FreeSans, sans-serif"
style="background-color: white; color: #333333;">Paralel In/Paralel Out Shift Register
dengan Kapasitas 4 bit)</span></span></b></div><div><a><br /></a></div><span
style="font-family: georgia; font-size: medium;"><b><span style="color: #990000;">1.
Jurnal</span></b><a name="jurnal"></a><a
href="#home"><b>[Kembali]</b></a></span><div><span style="font-family: georgia;

```

[illegible]

Panel DL 2203C

Panel DL 2203S



Gambar 2. Modul De Lorenzo

Alat dan Bahan (Proteus)

IC 74111

style="font-family: times; ">Flip-flop adalah rangkaian elektronika yang memiliki dua kondisi stabil dan dapat digunakan untuk menyimpan informasi. Kelebihan JK Flip-flop adalah tidak adanya kondisi terlarang atau yang berarti di beri berapapun inputan asalkan terdapat clock maka akan terjadi perubahan pada keluarannya / outputnya. berikut adalah symbol dan tabel kebenaran dari JK Flip-Flop.</div><div class="separator" style="clear: both; text-align: justify;">
</div><div class="separator" style="clear: both; text-align: justify;"><table align="center" cellpadding="0" cellspacing="0" class="tr-caption-container" style="margin-left: auto; margin-right: auto;"><tbody><tr><td style="text-align: center;"></td></tr><tr><td class="tr-caption" style="text-align: center;">Tabel Kebanaran JK Flip Flop</td></tr></tbody></table>

</div>
</div><div style="font-weight: bold;"><div style="color: #333333; font-family: trebuchet; font-weight: 400;"> Power DC</div></div></div><div class="separator" style="background-color: white; clear: both;"><div class="separator" style="border: 0px; box-sizing: border-box; clear: both; margin: 0px; padding: 0px;"><div class="separator" style="border: 0px; box-sizing: border-box; clear: both; font-family: Arial, Tahoma, Helvetica, FreeSans, sans-serif; font-size: 16.5px; margin: 0px; padding: 0px; text-align: center;"></div><div class="separator" style="border: 0px; box-sizing:

border-box; clear: both; font-family: Arial, Tahoma, Helvetica, FreeSans, sans-serif; font-size: 16.5px; margin: 0px; padding: 0px; text-align: center;">
</div><div class="separator" style="border: 0px; box-sizing: border-box; clear: both; font-family: Arial, Tahoma, Helvetica, FreeSans, sans-serif; font-size: 16.5px; margin: 0px; padding: 0px; text-align: center;"><br style="box-sizing: border-box;" /></div><div class="separator" style="border: 0px; box-sizing: border-box; clear: both; font-family: Arial, Tahoma, Helvetica, FreeSans, sans-serif; font-size: 16.5px; margin: 0px; padding: 0px;"> 3. Switch (SW-SPDT)</div><div class="separator" style="border: 0px; box-sizing: border-box; clear: both; font-family: Arial, Tahoma, Helvetica, FreeSans, sans-serif; font-size: 16.5px; margin: 0px; padding: 0px; text-align: center;"></div><div class="separator" style="border: 0px; box-sizing: border-box; clear: both; font-family: Arial, Tahoma, Helvetica, FreeSans, sans-serif; font-size: 16.5px; margin: 0px; padding: 0px; text-align: center;">
</div><div class="separator" style="border: 0px; box-sizing: border-box; clear: both; font-family: Arial, Tahoma, Helvetica, FreeSans, sans-serif; font-size: 16.5px; margin: 0px; padding: 0px;"> 5. Gerbang AND</div><div class="separator" style="border: 0px; box-sizing: border-box; clear: both; font-family: Arial, Tahoma, Helvetica, FreeSans, sans-serif; font-size: 16.5px; margin: 0px; padding: 0px;">
</div><div class="separator" style="border: 0px; box-sizing: border-box; clear: both; margin: 0px; padding: 0px;"><div class="separator" style="clear: both; font-family: Arial, Tahoma, Helvetica, FreeSans, sans-serif; font-size: 16.5px; text-align: center;"></div></div><div class="separator" style="border: 0px; box-sizing: border-box; clear: both; margin: 0px; padding: 0px;">Gerbang logika AND adalah gerbang logika yang membutuhkan dua atau lebih masukan (input) untuk menghasilkan satu output. Ketika salah satu atau seluruh bilangan biner pada inputnya adalah 0 maka output yang akan dihasilkan juga 0. Sedangkan jika inputnya adalah 1 seluruhnya, maka outputnya adalah 1. dilihat bahwa pada gerbang AND, keluarannya akan bernilai 1 jika semua input adalah 1. Dan jika salah satu atau lebih input ada yang bernilai nol maka output akan bernilai nol. Untuk gerbang AND memakai prinsip <b style="color: #222222; font-family: times; font-size: 16.5px; text-align: justify;">perkalian.</div><div class="separator" style="border: 0px; box-sizing: border-box; clear: both; margin: 0px; padding: 0px;">
</div><div class="separator" style="border: 0px; box-sizing: border-box; clear: both; margin: 0px; padding: 0px;"><table align="center" cellpadding="0" cellspacing="0" class="tr-caption-container" style="background-attachment: initial; background-clip: initial; background-image: initial; background-origin: initial; background-position: initial; background-repeat: initial; background-size: initial; border: 1px solid rgb(238, 238, 238); box-shadow: rgba(0, 0, 0, 0.1) 1px 1px 5px; color: #222222; margin-bottom: 0.5em; margin-left: auto; margin-right: auto; padding: 5px; position: relative; text-align: center;"><tbody><tr><td style="text-align: center;"><img border="0" data-original-height="198" data-original-width="228" height="160" src="https://blogger.googleusercontent.com/img/b/R29vZ2xl/AVvXsEipvZASO-wkFpPn5yhM

https://blogger.googleusercontent.com/img/b/R29vZ2xl/AVvXsEgTnTshOdc9NAb7ZW1IPxo4aAS-0uzaAiHrYMV8qlpYutsyXNLVBhDTPilU3SQ2QtavKQN5YR6AmM9neRLWuXH2UbmiJueo8fIAAI-GxpS6SGfizcbl34o5uoahVdA9hUe_jzzSLxjrnuN4JNzjZgBfbSsrw1FnZLk6-yLsvz5-nlVxQs7ywqmDcPeS1/w185-h185/image_2022-03-23_130029.png

Tabel 1.3 Tabel Kebenaran Logika NOT

Logicprobe atau LED

Gambar 7. Logic Probe

3. Rangkaian Simulasi

[Kembali]

</div><div class="separator" style="clear: both; text-align: center;"></div>
<div class="separator" style="clear: both; text-align: center;">
</div><div class="separator" style="clear: both; text-align: left;">4. Prinsip Kerja[Kembali]</div><div class="separator" style="clear: both; text-align: left;"><div style="background-color: white;"><div style="color: #333333; font-family: "Times New Roman"; font-weight: 400;">
</div><div><div style="text-align: justify;"><div>Dalam percobaan rangkaian yang dilakukan menggunakan modul de Lorenzo, terdapat empat buah flip flop yang dihubungkan secara spesifik. Pada Flip Flop 1, kaki S terhubung ke B6', kaki J terhubung ke Q flip flop kedua, kaki K terhubung ke Q' flip flop kedua, kaki C terhubung ke output gerbang AND, kaki R terhubung ke B0, dan kaki Q terhubung ke H7. Pada Flip Flop 2, kaki S terhubung ke B5', kaki J terhubung ke Q flip flop ketiga, kaki K terhubung ke Q' flip flop ketiga, kaki C terhubung ke output gerbang AND, kaki R terhubung ke B0, dan kaki Q terhubung ke H6. Pada Flip Flop 3, kaki S terhubung ke B4', kaki J terhubung ke Q flip flop keempat, kaki K terhubung ke Q' flip flop keempat, kaki C terhubung ke output gerbang AND, kaki R terhubung ke B0, dan kaki Q terhubung ke H5. Sedangkan untuk Flip Flop 4, kaki S terhubung ke B3', kaki J terhubung ke B1, kaki K terhubung ke B1', kaki C terhubung ke output gerbang AND, kaki R terhubung ke B0, dan kaki Q terhubung ke H4. Input dari kaki AND dihubungkan ke B2 dan clk.</div><div>
</div><div>Selanjutnya, nilai-nilai B0 sampai B6 akan divariasikan dalam rangkaian tersebut untuk membuktikan terjadinya pergeseran register, di mana outputnya akan bergeser dari kanan ke kiri. Selain itu, setelah variasi input dilakukan, sifat dari register tersebut dapat ditentukan, apakah SISO (Serial-In, Serial-Out), SIPO (Serial-In, Parallel-Out), PISO (Parallel-In, Serial-Out), atau PIPO (Parallel-In, Parallel-Out).</div><div>
</div><div>Setelah melakukan percobaan, diperoleh hasil output pada setiap kondisi yang tercatat dalam jurnal. Pada kondisi 1, register tersebut bersifat SISO karena input dan output mengalami pergeseran satu per satu secara bergantian. Pada kondisi 2, register tersebut bersifat SIPO karena input masuk satu per satu, sedangkan output keluar secara serentak. Pada kondisi 3, register tersebut bersifat PISO karena input masuk secara serentak, sedangkan output keluar satu per satu secara bergantian. Terakhir, pada kondisi 4, register tersebut bersifat PIPO karena input dan output masuk secara bersamaan secara

serentak.

5. Video Percobaan [\[Kembali\]](#)

6. Analisis [\[Kembali\]](#)

**1. ** Analisa output yang dihasilkan tiap-tiap kondisi!

Jawab:

kondisi 1: Output berasal dari serial in, dan output juga keluar secara serial out atau satu keluar sehingga disebut sebagai SISO.

kondisi 2: Output berasal dari paralel in atau masuk secara sekaligus. namun keluar secara satu persatu. ini disebut sebagai shift register SIPO

kondisi 3: Output berasal dari paralel in atau masuk sekaligus namun output akan keluar secara serial atau satu per satu disebut juga sebagai PISO

kondisi 4: Output berasal secara serentak atau paralel dan output juga keluar secara paralel. ini disebut sebagai PIPO

2. Jika gerbang AND pada rangkaian dihapus, sumber clock dihubungkan langsung ke Flip Flop, bandingkan output yang didapatkan!

Jawab:

Jika tidak ada gerbang AND, dan langsung terhubung ke flip-flop tanpa clock. maka untuk mendapatkan hasil SISO, SIPO, PISO, PIPO, kita harus mentrigger secara manual untuk mendapatkan output.

7. Download [\[Kembali\]](#)

- File HTML <https://docs.google.com/document/d/1kFD1sFzdPKmaJ-4GKJfYaCU0NHCVHhVMfv7siy2DDkl/edit?usp=sharing> klik disini
- File Rangkaian <https://drive.google.com/file/d/1eQ5Pj8y486B8q9IkysNUTHnGaDkbqIcC/view?usp=sharing> klik disini
- File Datasheet IC 74111 https://drive.google.com/uc?export=download&id=1QD30zAH0o2flwKiUo8mi_1EHegOSv8_P klik disini
- File

Datasheet Gerbang AND klik disiniFile Datasheet

Gerbang NOT klik disiniFile Datasheet

Switch klik disiniFile Video

Percobaan klik disini</div><div class="separator" style="clear:

both;">
</div><div class="separator" style="clear: both;">
</div><div

class="separator" style="clear: both;">
</div></div>
<div class="separator"

style="clear: both; text-align: center;">
</div>

</div></div></div></div>