Одеський національний університет імені І. І. Мечникова
Факультет математики, фізики та інформаційних технологій
Кафедра комп'ютерних систем та технологій

Силабус курсу

КОМП'ЮТЕРНА СХЕМОТЕХНІКА ТА АРХІТЕКТУРА КОМП'ЮТЕРІВ

Обсяг	**Загальна кількість: кредитів – 4,5; годин - 135**
Семестр, рік навчання	**Очна форма - 4 семестр, 2 рік** **Заочна форма – 5 семестр, 3 рік**
Дні, час, місце	**За розкладом**
Викладач (-і)	**Гунченко Юрій Олександрович** **Шугайло Юрій Борисович**
Контактний телефон	**+380934473467** **+380636386481** **+380633941942**
E-mail	**gunchenko@onu.edu.ua** **y.shugailo@gmail.com**
Робоче місце	**Кафедра комп'ютерних систем та технологій ОНУ імені І.І. Мечникова, вул. Пастера, ауд. 13**
Консультації	**Telegram, Viber, Zoom, Google Class**

КОМУНІКАЦІЯ

Комунікація зі студентами буде здійснюватися аудиторно, в месенджері Telegram, Viber, Zoom,

АНОТАЦІЯ КУРСУ

Предмет вивчення курсу – схемотехніка та архітектура сучасних комп'ютерів і комп'ютерних систем в контексті програмування контролерів.

Пререквізити курсу: вміти користуватися комп'ютером, знати операційні системи та системне програмування, комп'ютерну логіку, програмування.

Мета: дисципліна «Комп'ютерна схемотехніка та архітектура комп'ютерів» є обов'язковим освітнім компонентом підготовки бакалавра за

спеціальністю 122 «Комп'ютерні науки». Метою є вивчення методів і засобів сучасної схемотехніки, особливості реалізації пристроїв в різних базисах, ознайомлення з побудовою сучасних процесорів і контролерів, їх особливостями. Студенти мають опанувати основні відомості про апаратні та програмні засоби сучасних комп'ютерів, способи подання програм і даних, про призначення, структуру й особливості функціонування окремих пристроїв комп'ютера, про організацію його роботи в цілому, а також сучасні архітектурні рішення.

.

Завдання. Освітній компонент Комп'ютерна схемотехніка та архітектура комп'ютерів базовий для вивчення дисциплін пов'язаних з технічною складовою обчислювальної техніки: комп'ютерні мережі, комп'ютерні системи та ін. В процесі навчання студент має ознайомитися з основами розрахунку логічних і цифрових елементів, принципами побудови типових вузлів і блоків комп'ютерів. Студенти повинні отримати базові знання щодо апаратної частини комп'ютера, його технічних характеристик і функціональних можливостей, архітектурних рішень, що сприяють підвищенню продуктивності комп'ютерів. Придбання практичних навичок з розробки програмного забезпечення для контролерів.

У результаті вивчення навчальної дисципліни здобувач вищої освіти повинен

знати:

- методи і засоби сучасної схемотехніки.
- базові логічні і цифрові елементи, типові вузли комбінаційних і послідовних схем.
- особливості реалізації пристроїв в різних елементних базисах.
- схемотехніку побудови сучасних процесорів в різних стандартах.
- особливості сучасних мікропроцесорних наборів і контролерів.
- структурну схему персонального комп'ютера, призначення і принципи роботи пристроїв та їх взаємодію.
- організацію системи пам'яті комп'ютера.
- принципи організації системи переривань процесора.
- технічні параметри і класифікацію комп'ютерів та комплексів на їх основі.

вміти:

- розробляти функціональні і принципові схеми типових вузлів комп'ютера (регістра, лічильника, шифратора, дешифратора, мультиплексора, суматора, компаратора та іншого) у заданому елементному базисі, оптимізувати схемні та структурні рішення по заданій критеріальній сукупності (складності, швидкодії, надійності, відмово стійкості, тощо),

- розробляти процесори (універсальні, функціонально-орієнтовані або спеціалізовані) із заданою системою команд.
- розрахувати продуктивність процесора з урахуванням його тактової частоти і особливостей архітектури.
- проектувати арифметичні пристрої і операційні пристрої призначені для обробки інформації поданої у вигляді двійкових кодів.
- виконувати розробку, налагодження простих програм, створювати найпростіші схеми та програми для керування зовнішніми пристроями.

ОПИС КУРСУ

Форми і методи навчання

Курс буде викладений у формі лекцій (34 год. / 8 год.) та лабораторних занять (34 год. / 6 год.), організації самостійної роботи студентів та виконання курсового проекту.

Основна підготовка студентів здійснюється на лекційних та лабораторних заняттях, але у значній мірі покладається на самостійне вивчення матеріалу студентами денної та заочної форми навчання протягом навчального року.

Під час викладання дисципліни використовуються словесні та наочні методи навчання:

лекції, бесіда, пояснення; практичні методи навчання - виконання лабораторних робіт, розв’язання розрахункових завдань, робота з літературними джерелами.

Зміст навчальної дисципліни

Змістовий модуль 1. Комп’ютерна схемотехніка.

Тема 1. Представлення інформації. Інформація у комп’ютерних системах. Поняття такту, послідовна, паралельне представлення інформації.

Тема 2. Базові логічні елементи. Поняття Булевого базису, основні логічні елементи і їх таблиці істинності. Закони алгебри логіки, побудова СДНФ, СКНФ. Мінімізація функцій, карти Карно. Побудова комбінаційних схем.

Тема 3. Типові комбінаційні пристрої. Дешифратори, їх опис, лінійна, каскадна, матрична схеми. Розташування дешифраторів у адресному просторі, реалізація логічних функцій. Шифратори, класичні шифратори. Мультиплексори, їх опис, побудова, застосування. Демультиплесори.

Тема 4. Постійні запам’ятовуючі пристрої (ПЗП) та програмуємі логічні матриці (ПЛМ). Типи ПЗП, та їх характеристики. Побудова блоків ПЗП зі

заданими параметрами. Структура ПЛМ, застосування, етапи проектування. Побудова довільних комбінаційних схем з використанням ПЗП та ПЛМ.

Тема 5. Суматори. Однорозрядний напівсуматор, принцип дії, опис, схема. Повний однорозрядний суматор, опис, побудова, особливості функціонування.

Тема 6. Цифрові компаратори. Принципи порівняння двійкових слів. Схеми компараторів.

Тема 7. Тригери. Зворотні зв'язки в цифрових схемах. RS-тригер, принцип функціонування, схеми побудови, опис за допомогою діаграм, таблиць, графів. Синхронні тригери, принцип функціонування, схеми побудови, опис. Двоступеневі тригери. D-тригер, T-тригер, JK-тригер, їх принципи функціонування і особливості, схеми побудови, опис. Застосування тригерів.

Тема 8. Регістри. Побудова та застосування регістрів. Паралельні та послідовні регістри. Спеціальні регістри. Побудова схем на регістрах. Арифметичні операції з використанням регістрів. Регістрова пам'ять.

Тема 9. Лічильники. Асинхронні лічильники, їх принцип функціонування, побудова, опис, діаграми роботи. Синхронні лічильники, особливості функціонування, побудова. Реверсивні лічильники. Використання лічильників у комп'ютерних системах. Змінна і перебудова модуля рахунку.

Змістовий модуль 2. Архітектура комп'ютерів

Тема 10. Контролери Arduino. Основні технічні характеристики. Особливості функціонування. Програмування контролерів.

Тема 11. Принципи функціонування обчислювальних машин. Основні поняття. Структура ЕОМ. Обробка команд. Переривання. Кеш-пам'ять. Цикл Обробки команд. Введення-виведення.

Тема 12. Процесори. Структурна організація простого процесора. Пересилання даних між регістрами. Виконання арифметичної чи логічної операції. Вибір слова з основної пам'яті. Збереження слова в основній пам'яті. Виконання всієї команди. Багатошинна структура процесора.

Тема 13. Пристрій керування процесора. Пристрій керування з жорсткою логікою. Мікропрограмне керування. Оцінка продуктивності обчислювальних систем.

Тема 14. Конвеєрна обробка команд. Принцип роботи конвеєра. Продуктивність конвеєрної обробки команд. Умовні переходи та передбачення переходів.

Тема 15. Процесори з скороченим набором команд. Шляхи підвищення продуктивності процесора. Використання регістрів. Архітектура скороченого набору команд. Особливості RISC-архітектури.

Тема 16. Паралельні обчислювальні системи. Класифікація паралельних ОС. Паралельні обчислювальні системи типу SIMD. Векторні ОС. Масштабовані паралельні системи MIMD. Потокові обчислювальні системи.

Тема 17. Симетричні багатопроцесорні системи. Структурна організація SMP – систем. Системи із загальною магістраллю (шиною). Системи з багатопортовою пам'яттю. Системи з комутатором. Інформаційна цілісність (когерентність) Кеш. Протокол MESI. Приклади SMP–систем.

Перелік рекомендованої літератури

Основна

1. J.F.Groote, R.Morel, J.Schmaltz, A.Watkins Logic Gates, Circuits, Processors, Compilers and Computers /Springer, 2021. – 259 p.
2. Jonathan Bartlett Learn to Program with Assembly: Foundational Learning for New Programmers /Apress, 2021. – 324 p.
3. John F. Wakerly Digital design: Principles and Practices /Pearson, 2018. – 912 p.
4. Ata Elahi Computer Systems: Digital Design, Fundamentals of Computer Architecture and Assembly Language /Springer International Publishing, 2018. –269 p.
5. Neal S. Widmer, Gregory L. Moss, Ronald J. Tocci Digital Systems: Principles and Applications, 12th Edition /Pearson, 2017. – 1025 p.
6. Tertulien Ndjountche Digital Electronics. Volume 1: Combinational Logic Circuits /Wiley 2016. – 279 p.
7. Tertulien Ndjountche Digital Electronics. Volume 2: Sequential and Arithmetic Logic Circuits /Wiley 2016. – 328 p.
8. Thomas L. Floyd Digital Fundamentals /Pearson Education Limited, 2015. – 953 p.
9. Бойко В.І., Жуйков В.Я., Зорі А.А., Багрій В.В., Богдан О.В., Співак В.М., Терещенко Т.О. Цифрова схемотехніка електронних систем: підручник. – К.: Освіта україни, 2010. – 352 с.
10. Рябенький В.М., Жуйков В.Я., Гулий В.Д. Цифрова схемотехніка: Навч. Посібник. – Львів: «Новий Світ 2000», 2009. – 736 с.
11. Mi Lu Arithmetic and logic in computer systems /Wiley-Interscience, 2004. –269 p.
12. Бабич М. П., Жуков І. А. Комп'ютерна схемотехніка: Навчальний посібник. –К.: "МК-Прес", 2004. – 412 с.

13. Матвієнко М. П., Розен В. П., Закладний О. М. Архітектура комп’ютера. Навчальний посібник, – Київ: Ліра, 2013. – 264 с.
14. Злобін Г. Г., Рикалюк Р.Є. Архітектура та апаратне забезпечення комп’ютерів. Навчальний посібник, – Київ: Каравела. 2012. – 224с.
15. Мельник А. О. Архітектура комп'ютера: підручник для студентів вузів. 3-вид., – Луцьк : Волинська обласна друкарня, 2018. – 470 с.
16. Тонкошкур О.С., Гниленко О.Б., Матвєєва Н.О., Морозов О.С. Архітектура комп’ютерів. Машинні команди та програмування на асемблері. Навчальний посібник, – Дніпро: «Нова Ідеологія», 2018. – 179 с.
17. Andrew S. Tanenbaum, Todd Austin Structured Computer Organization. Pearson, 2012. – 808 p.
18. Kip Irvin. Assembly Language for x86 Processors, 8th edition. Pearson, 2020. – 880 p.
19. Абель П. Ассемблер: Язык и программирование для IBM PC, – Киев:Век+, 2003. – 734 с.
20. Берков Ю.М., Шугайло Ю.Б., Якимчук В.І., Левченко А.О. Методичні вказівки до виконання лабораторних робіт з дисципліни «Архітектура комп'ютерів: Програмування в середовищі MS MASM. Частина 1». Для студентів усіх форм навчання спеціальності 123 - «Комп'ютерна інженерія» – Одеса, ОНУ, 2020 р. – 57 с.

Додаткова

1. Гунченко Ю., Уханова О., Берков Ю., Шворов С. Трійкові логічні та арифметичні пристрої на основі багатопорогового елемента багатозначної логіки / Праці III Міжнародної конференції «Комп’ютерна алгебра та інформаційні технології» CAIT-Odessa-2018. Одеса, 2018. – С. 88 – 90.
2. Levchenko A.O., Berkov Y.M., Holovko O.V. ERRORS OF ARITHMETIC OPERATIONS WITH BINARY NUMBERS REPRESENTED AS ARRIVALS FOR FORECASTING SYSTEM / International scientific-practical coference “MODERN SCIENTIFIC IDEA ‘2020”, Belarus, October 7-8 2020
3. Yurii O, Gunchenko , Larysa, Y, Martynovych, Vitaliy Mezhuyev, Yurii, B, Shugailo, Yurii, M, Bercov, Design of a ternary RS-trigger, 2021 7th International Conference on Computer Technology Applications ICCTA 2021 July 13-15, 2021 | Vienna, Austria
4. Мартинюк О. М., Шугайло Ю. Б., Дрозд О.В. Використання природної інформаційної надмірності для робочого діагностування пристроїв піднесення в ступінь //Холодильна техніка і технологія. – 2008. – № 4. – С. 93 – 94.
5. Ю.Ю. Суліма, Ю.Б. Шугайло, О.В. Дрозд “ Аналіз ризиків при тестовому діагностуванні цифрових компонентів систем критичного застосування ” // Холодильна техніка і технологія. – 2011. – № 1. – С. 77 – 79.

6. Гейко А.С., Шугайло Ю.Б. Програмне забезпечення для інформаційних систем на мікроконтролері //Тези доповідей на вісімнадцяту Всеукраїнську конференцію студентів і молодих науковців «ІНФОРМАТИКА, ІНФОРМАЦІЙНІ СИСТЕМИ ТА ТЕХНОЛОГІЇ». Одеса: ПНПУ імені К. Д. Ушинського, ОНУ імені І. І. Мечникова, 2021, с.60.
7. Харитонов М.О., Шугайло Ю.Б. Індивідуальна мобільна інформаційна система на мікроконтролері //Тези доповідей на вісімнадцяту Всеукраїнську конференцію студентів і молодих науковців «ІНФОРМАТИКА, ІНФОРМАЦІЙНІ СИСТЕМИ ТА ТЕХНОЛОГІЇ». Одеса: ПНПУ імені К. Д. Ушинського, ОНУ імені І. І. Мечникова, 2021, с.140.
8. Черненко І.М., Івон О.І. Основи комп'ютерної електроніки. Електронні елементи та вузли комп'ютерів. – Дніпропетровськ: Літограф, 2009. – 437 с.
9. Мілих В.І., Шавьолкін О.О. Електротехніка, електроніка та мікропроцесорна техніка: Підручник. За ред. В.І.Мілих. 2-е вид. – К.: Каравелла. 2008. – 688 с.
10. Кривуля Г.Ф., Рябенький В.М., Буряк В.С. Схемотехніка: Навч.посібник. – Харків: ТОВ «Компанія СМІТ», 2007. – 250 с.
11. Черненко І.М., Івон О.І. Основи комп'ютерної електроніки. Електронні елементи та вузли комп'ютерів. – Дніпропетровськ: Літограф, 2009. – 437 с.

Електронні інформаційні ресурси

1. http://electronic.com.ua
2. https://cxem.net
3. http://radiomaster.com.ua
4. https://all-audio.pro
5. http://electronic.vladbazar.com/
6. http://stackoverflow.com
7. http://www.circuitstoday.com/
8. Національна бібліотека ім В.І. Вернадського / [Електронний ресурс]. – Режим доступу: http://www.nbuv.gov.ua/.
9. Advanced Micro Devices, Inc. AMD64 Architecture Programmer's Manual Volume 1: Application Programming. Publication No. 24592. Revision Date 3.22. December 2017/ [Електронний ресурс]. – Режим доступу: https://developer.amd.com/wordpress/media/2012/10/24592_APM_v11.pdf
10. Intel Corporation. Intel® 64 and IA-32 Architectures Software Developer's Manual Combined Volumes: 1, 2A, 2B, 2C, 2D, 3A, 3B, 3C, 3D, and 4. Submitted: May 01, 2018 Last updated: May 27, 2020 / [Електронний ресурс]. – Режим доступу: https://software.intel.com/content/www/us/en/develop/download/intel-64-and-i

a-32-architectures-sdm-combined-volumes-1-2a-2b-2c-2d-3a-3b-3c-3d-and-4.html.
11. Платформа ПК / [Електронний ресурс]. – Режим доступу: http://www.ixbt.com/platform/

ОЦІНЮВАННЯ

Методи поточного контролю: виконання завдань лабораторних робіт, контрольні роботи, розрахунково-графічне завдання (РГЗ).
Типові завдання на РГЗ:

1. Синтез комбінаційної схеми.
2. Синтез процесорного пристрою.
3. Створення пристрою на контролері.

Форми і методи підсумкового контролю: іспит.

Поточний та періодичний контроль																	РГЗ	Підсумковий контроль (іспит)	Сума балів
Змістовий модуль 1									Змістовий модуль 2										
Т1	Т2	Т3	Т4	Т5, 6	Т7	Т8	Т9	ЛР	Т10	Т11	Т12	Т13	Т14	Т15	Т16	Т17	ЛР	30	40	100
1	1	1	1	1	1	1	1	2	1	1	1	1	1	1	2	2	10			

Оцінювання РГЗ

Пояснювальна записка	Проектна частина	Захист роботи	Сума
10	10	10	100

ФОРМУВАЛЬНЕ ОЦІНЮВАННЯ

Розподіл балів за видами навчальної роботи

Види навчальної роботи	Бали за одне заняття (завдання)	Кількість занять	Сумарна кількість балів
Змістовий модуль 1			
Поточний контроль на лекціях	1	8	8
Виконання і захист лабораторних робіт	2	1	0 – 2(середнє)
Усього за змістовим модулем 1			**0 – 10**
Змістовий модуль 2			
Поточний контроль на лекціях	1-2	8	10
Виконання і захист лабораторних робіт	1	10	0 - 10(середнє)
Усього за змістовим модулем 2			**0 – 20**
Виконання та захист ІНДЗ			**0 – 30**
Підсумковий контроль			**0 - 40**
Підсумкова сума балів			**0 – 100**

Самостійна робота студентів.

Самостійна робота представлена у формі підготовки до лекцій та лабораторних занять та індивідуальне самостійне завдання. Підготовка до лекцій перевіряється з використанням тестових завдань / контрольних робіт. Звіт з лабораторної роботи студенти здають у письмовій формі на протязі 7 днів. РГЗ здається до підсумкового контролю, потім проводитсья його захист. Виконання і захист оцінюється від 0 до 30 балів.

ПОЛІТИКА КУРСУ

- самостійне виконання лабораторних робіт, завдань поточного та підсумкового контролю результатів навчання;
- пропущені контрольні роботи за змістовими модулями відпрацьовуються.
- засвоєння пропущеної теми лекції перевіряється під час складання підсумкового контролю.

ВІДПОВІДНІСТЬ ЦІЛЯМ СТАЛОГО РОЗВИТКУ

ЦСР 10 - Створення стійкої інфраструктури, сприяння всеохоплюючій і сталій індустріалізації та інноваціям – за рахунок можливості побудови різноманітних пристроїв автоматики, управління, елементів інфраструктури.

ЦСР 12 - Забезпечення переходу до раціональних моделей споживання і виробництва – вміння будувати і налаштовувати контролери, аналізувати і будувати елементи комп’ютерних систем, впровадження IoT-систем.