

src="https://blogger.googleusercontent.com/img/b/R29vZ2xl/AVvXsEiKd--LrBNPul0375d5-rg
r-FjJ9eiG1sk5aVbH-tbona2N4rdTjw6DwwH0wZPPT3qejqQ1rnUsMuUfL2QZhdoB6sjsfocC
NhqbAuC58mEnvQTSP5wCfD0YKoi89H2mVw3mlufgYe4ZUYEpr94ap4s7yHHnr_6-MgKtK
NhdaOXpNlucZ0-so1z7n_LHw/w400-h225/Screenshot%20(419).png" width="400"

3. Video

[Kembali]

4. Prinsip [Kembali]

Dalam percobaan kali ini saya akan menjelaskan cara kerja dari rangkaian yang telah dibuat sesuai perintah pada modul 2 .Pada percobaan 2 kondisi 1 ini dapat kita lihat bahwa IC J-K flip-flop diubah menjadi T flip-flop. Dan pada rangkaian kali ini sama dalam mengaktifkan Set dan Riset yaitu aktif low, dimana aktif low yaitu logika 0. Pada kondisi kali ini Pada input Set itu bersala dari B0 dimana B0 berlogika 1 sedangkan pada kaki inout Riset itu berasal dari B1 dan B1 ini berlogika 1. Dari masukan tersebut kaki yang aktif yaitu kaki Riset dimana keluaran pada Q=0 dan Q not= 1, Meskipun pada T diubah ubah tidak akan mempengaruhi Q dan Q not. Pda rangkaian ini B2 = don't care dimana pada kaki ini itu di hubungkan dengan Clock yang di gunakan untuk sinyal pulsa untuk mempengaruhi kapan akan berubah.

5. Download [Kembali]

Download HTML

[Download](https://drive.google.com/uc?export=download&id=1LUzOdGhuYLGncc0AFx6NtUyeykDgS0iJ) Rangkaian

[Download](https://drive.google.com/file/d/158xOCYwc4v1Abz16PAhbzf2nqE41fQiw/view?usp=sharing) Video

[Download](https://drive.google.com/uc?export=download&id=1UY_jHvunA57RWOSTzswNJonPgJ6nFz8s) datasheet SPDT

[Download](https://drive.google.com/uc?export=download&id=1ZY_AdtSWalyKeliec9_87Ltv2qOwiGnz) datasheet 74LS112