

**Міністерство освіти і науки України
НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ «ОДЕСЬКА ПОЛІТЕХНІКА»**

**МЕТОДИЧНІ ВКАЗІВКИ
до виконання лабораторних робіт з дисципліни
«Цифрова електроніка спеціалізованих систем»**

**Одеса
2025**

**Міністерство освіти і науки України
НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ «ОДЕСЬКА ПОЛІТЕХНІКА»**

**МЕТОДИЧНІ ВКАЗІВКИ
до виконання лабораторних робіт з дисципліни
«Цифрова електроніка спеціалізованих систем»
для студентів спеціальності
123 – «Комп'ютерна інженерія»**

Затверджено на засіданні
кафедри комп'ютерних систем
Протокол № __ від _____

**Одеса
2025**

Методичні вказівки до виконання лабораторних робіт з дисципліни **«Цифрова електроніка спеціалізованих систем»** для студентів спеціальності 123 усіх форм навчання – *«Комп'ютерна інженерія»* / Уклад.: *Порошенко О.В.* – Одеса: Національний університет «ОДЕСЬКА ПОЛІТЕХНІКА», 2025. – 34 с.

Укладачі: **О.В. Порошенко**, асистент.

Методичні вказівки містять сім лабораторних робіт згідно плану лекційного матеріалу.

Навчальний матеріал лабораторних робіт супроводжується основними теоретичними відомостями, графічними матеріалами та завданнями для обов'язкового виконання.

Поданий матеріал упорядковано за принципом від простого до складного, що сприяє кращому засвоюванню навчального матеріалу.

Зміст

	стор.
ЛАБОРАТОРНА РОБОТА № 1	4
ЛАБОРАТОРНА РОБОТА № 2	12
ЛАБОРАТОРНА РОБОТА № 3	15
ЛАБОРАТОРНА РОБОТА № 4	18
ЛАБОРАТОРНА РОБОТА № 5	21
ЛАБОРАТОРНА РОБОТА № 6	25
ЛАБОРАТОРНА РОБОТА № 7	27
Додаток 1	34

ЛАБОРАТОРНА РОБОТА № 1

Тема роботи: Дослідження логічних елементів.

Мета роботи:

- Навчитись досліджувати та перевіряти працездатність логічних елементів в програмному середовищі Multisim.
- Вміти аналізувати параметри та характеристики логічних елементів.
- Експериментальним шляхом визначити статичні та динамічні характеристики цифрових мікросхем ТТЛ та КМОН логіки.

Зміст протоколу до лабораторної роботи:

- Титульний аркуш (приклад у додатку 1);
- Мета роботи;
- Схеми дослідження цифрових елементів;
- Результати експериментів привести у нагляді таблиць та графіків;
- Висновки по роботі.

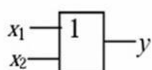
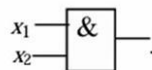
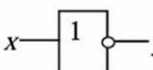
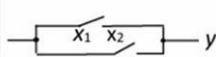
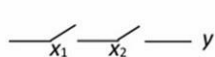
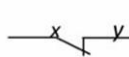
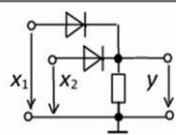
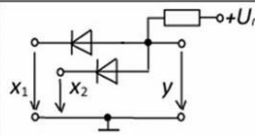
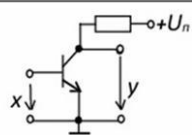
Основні довідкові матеріали для виконання лабораторної роботи.

Основні логічні операції складаються з наступних елементарних перетворень двійкових сигналів:

- логічне складання чи диз'юнкція;
- логічне множення чи кон'юнкція;
- логічне заперечення чи інверсія.

Умовне позначення, таблиця істинності і інші показники логічних функцій наведені в таблиці 1.1.

Таблиця 1.1 – Характеристика логічних функцій

Форми відображення основних логічних функцій																																							
Найменування функції	Диз'юнкція	Кон'юнкція	Інверсія																																				
Символічна	$\vee / +$	$\wedge / \cdot$	$\bar{X}$																																				
Буквена	АБО	І	НІ																																				
Умовна графічна																																							
Аналітична	$y = x_1 \vee x_2 = x_1 + x_2$	$y = x_1 \wedge x_2 = x_1 x_2$	$y = \bar{x}$																																				
Таблична (істинності)	<table><tr><td>x_1</td><td>x_2</td><td>y</td></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>1</td></tr></table>	x_1	x_2	y	0	0	0	0	1	1	1	0	1	1	1	1	<table><tr><td>x_1</td><td>x_2</td><td>y</td></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td><td>1</td></tr></table>	x_1	x_2	y	0	0	0	0	1	0	1	0	0	1	1	1	<table><tr><td>x</td><td>y</td></tr><tr><td>0</td><td>1</td></tr><tr><td>1</td><td>0</td></tr></table>	x	y	0	1	1	0
x_1	x_2	y																																					
0	0	0																																					
0	1	1																																					
1	0	1																																					
1	1	1																																					
x_1	x_2	y																																					
0	0	0																																					
0	1	0																																					
1	0	0																																					
1	1	1																																					
x	y																																						
0	1																																						
1	0																																						
Контактна																																							
Схемотехнічна																																							

Особливе значення в цифровій електроніці мають універсальні логічні елементи, здатні утворити функціонально повний набір, з допомогою яких можна реалізувати синтез пристроїв будь-якої складності. При інтегральній технології зручність виготовлення одного базового елемента має вирішальне значення. Тому базові логічні пристрої складають основу більшості цифрових ІМС.

До універсальних логічних операцій відносять два базових елемента:

1. функція Пірсу, яка позначається символічно вертикальною стрілкою $\downarrow$ (стрілка Пірсу) що відповідає операції АБО-НІ. Для простої функції двох змінних x_1 і x_2 функція $y = 1$ тоді і тільки тоді, коли $x_1 = x_2 = 0$:

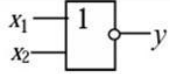
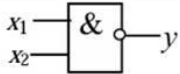
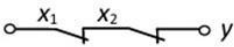
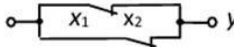
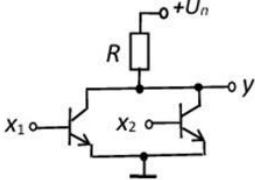
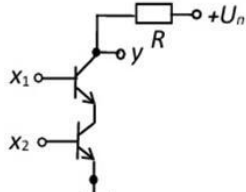
$$y = x_1 \downarrow x_2 = \overline{x_1 + x_2};$$

2. функція Шеффера, яка позначається символічно вертикальною рисою $|$ (штрих Шеффера) що відповідає операції І-НІ. Для простої функції двох змінних x_1 і x_2 функція $y = 0$ тоді і тільки тоді, коли $x_1 = x_2 = 1$:

$$y = x_1 | x_2 = \overline{x_1 x_2}.$$

При одних і тих же значеннях аргументів обидві функції відображають операцію інверсії. Найважливіші показники функцій Шеффера і Пірсу представлені в таблиці. 1.2.

Таблиця 1.2 – Характеристика базових логічних функцій

Форми відображення базових логічних функцій																																
Найменування функції	Функція Пірсу	Функція Шеффера																														
Символічна	$\downarrow$	$ $																														
Буквена	АБО-НІ	І-НІ																														
Умовна графічна																																
Аналітична	$y = x_1 \downarrow x_2$	$y = x_1 x_2$																														
Таблична (істинності)	<table border="1"> <thead> <tr> <th>x_1</th><th>x_2</th><th>y</th></tr> </thead> <tbody> <tr><td>0</td><td>0</td><td>1</td></tr> <tr><td>0</td><td>1</td><td>0</td></tr> <tr><td>1</td><td>0</td><td>0</td></tr> <tr><td>1</td><td>1</td><td>0</td></tr> </tbody> </table>	x_1	x_2	y	0	0	1	0	1	0	1	0	0	1	1	0	<table border="1"> <thead> <tr> <th>x_1</th><th>x_2</th><th>y</th></tr> </thead> <tbody> <tr><td>0</td><td>0</td><td>1</td></tr> <tr><td>0</td><td>1</td><td>1</td></tr> <tr><td>1</td><td>0</td><td>1</td></tr> <tr><td>1</td><td>1</td><td>0</td></tr> </tbody> </table>	x_1	x_2	y	0	0	1	0	1	1	1	0	1	1	1	0
x_1	x_2	y																														
0	0	1																														
0	1	0																														
1	0	0																														
1	1	0																														
x_1	x_2	y																														
0	0	1																														
0	1	1																														
1	0	1																														
1	1	0																														
Контактна																																
Схемо-технічна																																

У останньому рядку таблиці. 1.2 наведені приклади побудови двоходової схеми АБО-НІ, в якій до резистора навантаження R підключені колектори двох паралельно включених біполярних транзисторів $p-n-p$ -типа, емітери яких заземлені, і схеми І-НІ, в якій послідовно включені два біполярні транзистори $p-n-p$ -типа (емітер нижнього транзистора підключений до землі) де R – резистор навантаження.

Елемент штрих Шеффера створює універсальний функціонально-повний логічний базис, тому що з його допомогою можна виконати логічні операції інверсії, додавання і множення, а також константи 1 і 0. Виключення з цього елементу можливості виконувати операцію інверсії чи логічного множення робить його неповним. Тому він створює мінімальний базис.

Приклад: для того, щоб промодельювати схему І-НІ в системі моделювання та аналізу NI Multisim, необхідно виконати наступні дії:

1. У вікні програми NI Multisim обрати меню Place.
2. У відкритому вікні вибрати вкладку Component.
3. У вікні Component у вкладці Group обрати строку TTL, або CMOS.
4. В залежності від обраної позиції обрати елемент І-НІ та винести його у вікно програми.
5. У цьому ж вікні, у вкладці Sources, обрати елемент VCC.
6. У цьому ж вікні, у вкладці Sources, обрати елемент Ground.
7. У вкладці Basic обрати елемент SPDT.
8. На основній панелі інструментів натиснути вкладку Place Indicator та обрати один із видів індикатора Probe.
9. Обрати та винести у вікно програми пристрій Logic Analyzer.
10. Зібрати елемент «І-НІ» в залежності від рисунку 1.2. Проаналізувати роботу елемента за допомогою часових діаграм та пристрою Logic Analyzer.

На рис. 1.1 представлена схема логічного елемента «І-НІ» в системі моделювання та аналізу схем NI Multisim.

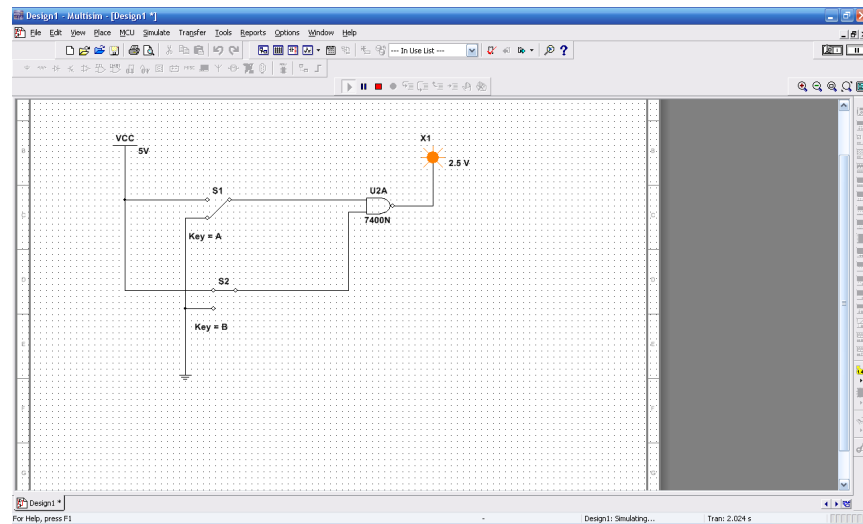


Рисунок 1.1 – Схема логічного елемента «штрих Шеффера» в системі моделювання та аналізу схем NI Multisim

На рисунку 1.2 представлений логічний елемент «штрих Шеффера» з під'єднаним пристроєм Logic Analyzer.

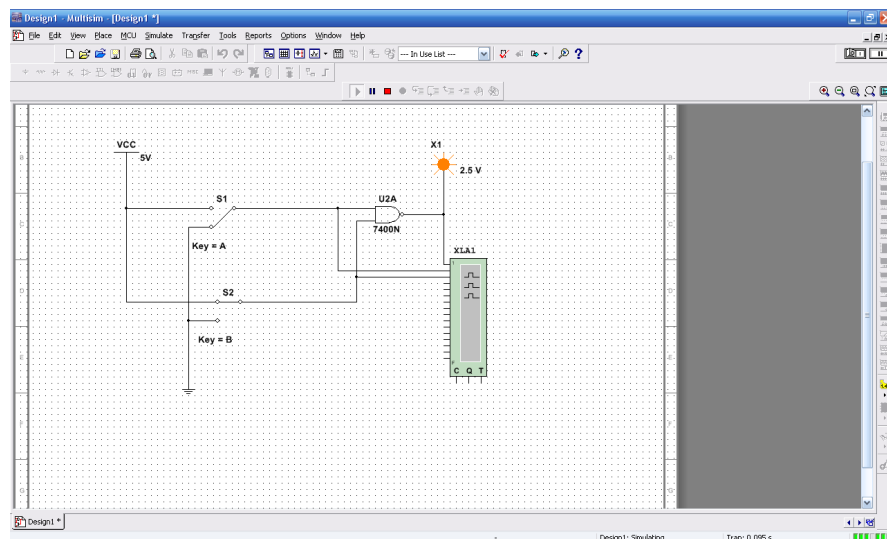


Рисунок 1.2 – Схема логічного елемента «штрих Шеффера» та пристрою Logic Analyzer в системі моделювання та аналізу схем NI Multisim

На рисунку 1.3 наведена часові діаграма роботи елемента «І-НІ», яка реалізована за допомогою Logic Analyzer в залежності від вибраної комбінації на вході схеми.

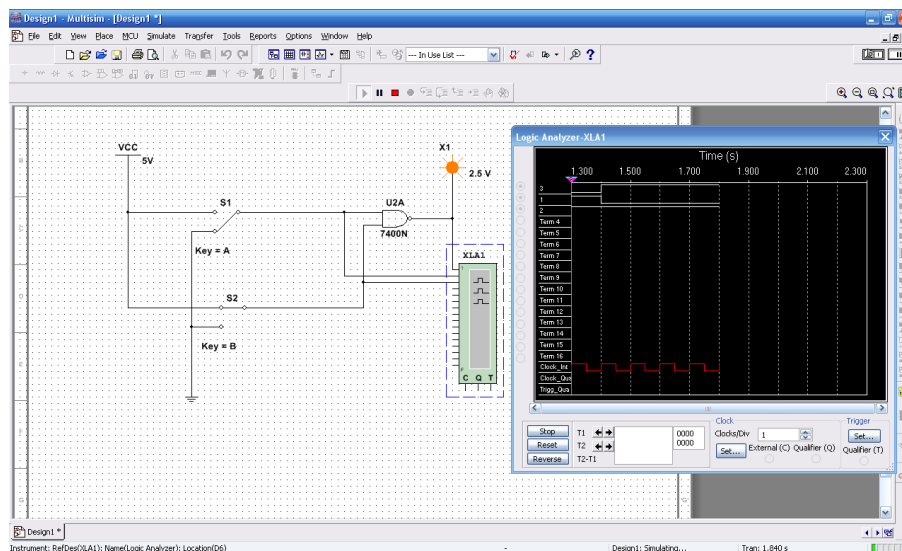


Рисунок 1.3 – Часові діаграма роботи елемента «штрих Шеффера» в системі моделювання та аналізу схем NI Multisim

Цифрові інтегральні схеми (IC) застосовуються для обробки інформації, що визначена у двійковій системі числення, тобто у вигляді комбінацій символів 0 і 1.

ТТЛ-схемами прийнято називати такі логічні ІМС, у яких логічна операція кон'юнкції виконується за допомогою багатомітерного транзистора n-p-n-типу.

На рисунку 1.4 наведено схему ТТЛ, що виконує функцію І-НІ.

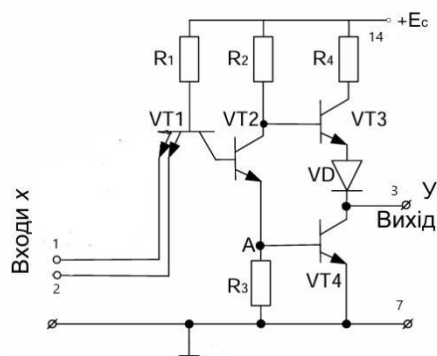


Рисунок 1.4 Базовий елемент ТТЛ

Операцію "І" реалізує багатомітерний транзистор VT1, а операцію "НІ" – складний інвертор на транзисторах VT2 – VT4. За високих рівнів напруги на всіх входах схеми (логічні "1") всі переходи емітер-база багатомітерного транзистора VT1 зміщуються в зворотному напрямку (закриті), а перехід база-колектор за рахунок напруги джерела E – в прямому. Струм колекторного переходу транзистора VT1, що протікає через перехід емітер-база транзистора VT2, вводить останній у режим насичення. Завдяки цьому транзистор VT3 закритий ($U_{be3} = -I_{кнас2} \cdot R_2$) низькою за рівнем напругою на колекторі насиченого транзистора VT2. Транзистор VT4 – насичений внаслідок високого потенціалу ($U_{be4} = I_{енас2} \cdot R_3 > U_{бенас}$) на його вході. Це забезпечує майже нульовий рівень напруги на виході схеми (логічний "0"), тобто здійснення логічної операції І-НІ. Якщо хоча б до одного входу схеми надійде сигнал логічного "0" (низький рівень напруги), то транзистор VT2 ввійде в режим відсічки, транзистор VT3 відкриється високою напругою на колекторі VT2 ($U_{beVT3} = +E$). VT3 в цьому випадку працює як емітерний повторювач.

Параметри цифрових інтегральних мікросхем (ІМС) поділені на дві групи: статичних параметрів та динамічних параметрів. Статичні параметри характеризують роботи мікросхеми при статичних (незмінних) логічних рівнях на входах та виходах мікросхеми. До статичних параметрів відносяться такі:

1. Напруга джерела живлення – $U_{жив}$, В.
2. Вхідна напруга логічного нуля – $U_{вх}^0$, В.
3. Вхідна напруга логічної одиниці – $U_{вх}^1$, В.
4. Вихідна напруга логічного нуля – $U_{вих}^0$, В.
5. Вихідна напруга логічної одиниці – $U_{вих}^1$, В.
6. Вхідний струм логічного нуля – $I_{вх}^0$, мА.
7. Вхідний струм логічної одиниці – $I_{вх}^1$, мА.
8. Вихідний струм логічного нуля – $I_{вих}^0$, мА.
9. Вихідний струм логічної одиниці – $I_{вих}^1$, мА.
10. Коефіцієнт розгалуження по виходу – K_p визначає кількість входів мікросхем-навантаження (цієї ж серії), які можна підключити до даної мікросхеми без втрати її працездатності, тобто цей параметр визначає навантажувальну здатність ІМС).
11. Коефіцієнт об'єднання по входу – $K_{об}$ визначає кількість входів мікросхеми, за якими реалізується виконувана функція.
12. Порогова напруга – $U_{пор}$, В, це найменше та найбільше значення відповідних рівнів напруги, при яких починається перехід логічного елементу до протилежного стану. Відповідно розрізняють $U_{пор}^0$ та $U_{пор}^1$.
13. Напруга статичної перешкоди – $U_{ст.п}$, В, це максимально припустимий рівень статичної напруги на вході при якому мікросхема не втрачає своєї працездатності, тобто цей параметр характеризує завадостійкість ІМС.
14. Середня споживана потужність – $P_{ср}$, мВт, визначає величину електричної потужності яку споживає ІМС.

До динамічних параметрів відносяться такі:

1. Час перемикання із рівня логічного нуля в рівень логічної одиниці – $t_{0,1}$, нс, це час, за який напруга сигналу на виході або вході зростає від 0,1 до 0,9 значення рівня логічної одиниці.
2. Час перемикання із рівня логічної одиниці в рівень логічного нуля – $t_{1,0}$, нс, це час, за який напруга сигналу на виході або вході зменшується від 0,9 до 0,1 значення рівня логічної одиниці.
3. Час затримки поширення сигналу при перемиканні із нуля в одиницю – $t_{0,1 \text{ затр}}$, нс. Це інтервал часу між вхідним та вихідним імпульсами при переході вихідної

напруги від рівня логічного нуля до рівня логічної одиниці, який вимірюється, згідно ГОСТ 19489-74, на рівні 0,5 логічної одиниці.

4. Час затримки поширення сигналу при перемиканні із одиниці в нуль – $t_{1,0 \text{ затр}}$, нс.

Це інтервал часу між вхідним та вихідним імпульсами при переході вихідної напруги від рівня логічної одиниці до рівня логічного нуля, який вимірюється на рівні 0,5.

5. Середній час затримки поширення сигналу – $t_{\text{сер.затр}}$, нс, час, який характеризує швидкість сигналу. Це інтервал часу, який дорівнює полусумі часів затримки поширення сигналу при включенні та виключенні логічного елементу. Тобто

$$t_{\text{сер.затр}} = (t_{0,1 \text{ затр.}} + t_{1,0 \text{ затр.}}) / 2$$

6. Ємність навантаження – C_n , пФ.

7. Опір навантаження – R_n , кОм.

Завдання:

1. Дослідити реальні логічні елементи І, АБО, НІ, І-НІ, АБО-НІ за допомогою логічного перетворювача, побудувати таблиці істинності, часові діаграми роботи логічного елемента.
2. Скласти модель схеми для дослідження характеристик цифрових мікросхем серії ТТЛ згідно схемі яка наведена на рисунку 1.5 Обрати із віртуальної бібліотеки цифрових компонентів мікросхему 7404 (інвертор базової серії ТТЛ 155).

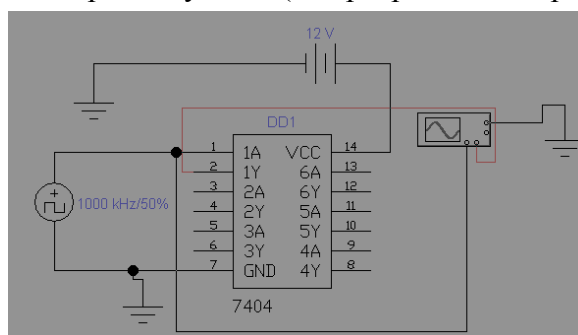


Рисунок 1.5 Схема для дослідження характеристик мікросхем ТТЛ-логіки.

3. Встановити величину напруги джерела прямокутного сигналу яка дорівнює 2В. Покроково збільшуючи напругу джерела Е1 на 0,1В визначити величину порогової напруги для мікросхем базової серії ТТЛ 74xxx (155-та вітчизняна серія). При досягненні напруги вхідного сигналу порогового рівня спрацювання на виході 1Y мікросхеми з'явиться вихідна послідовність нулів та одиниць (контроль виконувати за допомогою осцилографа). Зафіксувати у звіті порогову напругу для досліджуваної мікросхеми.
4. Експериментальним шляхом визначити час перемикання вихідного сигналу із рівня напруги логічного нуля в рівень напруги логічної одиниці ($t_{0,1}$) (по передньому фронту) та час перемикання вихідного сигналу із рівня напруги логічної одиниці в рівень напруги логічного нуля ($t_{1,0}$) (по задньому фронту) для інвертору ТТЛ серії 7404 (аналог вітчизняної м/с К155ЛН1). Визначення вказаних динамічних

параметрів виконувати за допомогою маркерів по екрану віртуального осцилографа при встановленій розгортці не менш 5 нсек/дел.

5. Розрахувати середній час затримки поширення сигналу (TAPD) за формулою $TAPD = (TRHL + TPLH) / 2$.
6. Скласти імітаційну модель схеми, що наведена на рисунку 1.6 для дослідження характеристик цифрових мікросхем КМОН-логіки. Для дослідження обрати мікросхему КМОН інвертора CD4049 (аналог вітчизняної м/с К561ЛН2).

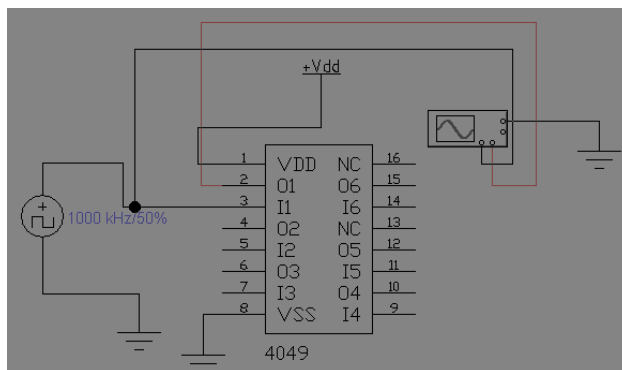


Рисунок 1.6 Схема для дослідження характеристик мікросхем КМОН-логіки

7. Повторити пункти 2-5 для обраної мікросхеми та визначити зазначені параметри КМОН логіки. Отримані експериментальним шляхом результати зафіксувати у звіті.
8. Скласти модель схеми, що наведена на рисунку 1.7 для дослідження функціонування вбудованого віртуального інструментарію для аналізу цифрових пристроїв, а саме генератора слова (Word generator) та логічного аналізатора рівнів (Logic analyser). Генератор слова встановити в якості джерела послідовності логічних сигналів на вхід моделі логічного елемента, аналізатор рівнів під'єднати до вхідних та вихідних контактів моделі елемента як пристрій для візуального контролю результатів. Таким чином аналізатор рівнів виконуватимуть функцію багатопроменевго осцилографа.

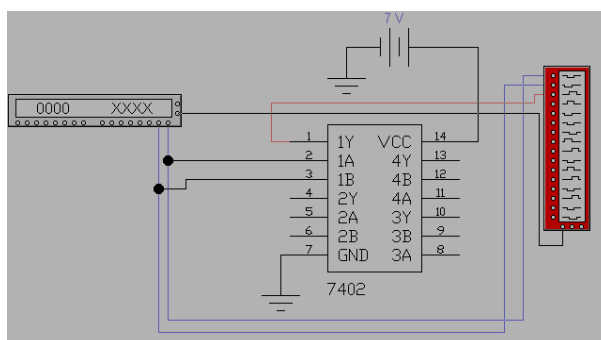
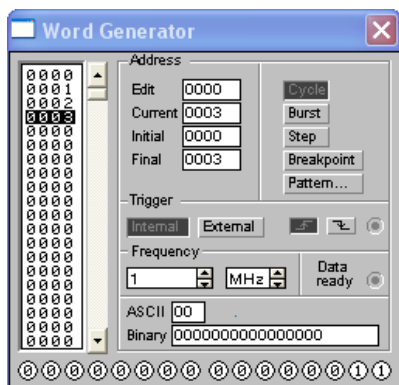


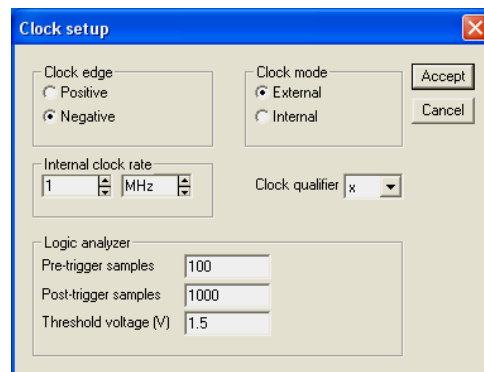
Рисунок 1.7 Схема для вивчення інструментарію для аналізу цифрових мікросхем

9. В генераторі слова виконати налаштування як вказано на рисунку 1.8а. Крайній справа (перший) вивід генератора слова поєднати із входом 1А логічної мікросхеми 7402 (яка реалізує функцію NOR – І-НІ). Наступний (другий) розряд генератора поєднати із входом 1В мікросхеми 7402. Ці ж виводи генератора під'єднати до

першого (зверху) та другого виводів логічного аналізатора (див. рисунок 1.7). Вивід Data ready генератора слова з'єднати виводом External секції Clock аналізатора. Натиснувши віртуальну кнопку Set в секції Clock аналізатора виконати налаштування аналізатора згідно рисунку 1.8б.



а)



б)

Рисунок 1.8 Налаштування а) генератора слова; б) аналізатора рівнів

10. Вихід 1Y мікросхеми підключити до третього виводу аналізатора. Увімкнути схему на моделювання. У звіті навести скріншот осцилограми аналізатора. Переконайтеся у тому, що мікросхема виконує задану логічну функцію.
11. Оформити протокол до лабораторної роботи.

ЛАБОРАТОРНА РОБОТА № 2

Тема роботи: Дослідження детекторів фронтів.

Мета роботи:

- Вивчити принцип дії детекторів фронтів (ДФ) на основі логічних елементів та диференціюючих або інтегруючих ланцюжків.
- Придбати навички розрахунку основних параметрів детекторів фронтів, моделювання їх у програмному забезпеченні Multisim.
- Придбати навички монтажу та дослідження ДФ.

Зміст протоколу до лабораторної роботи:

- Титульний аркуш (приклад у додатку 1);
- Мета роботи;
- Схеми дослідження;
- Результати експериментів привести у нагляді таблиць та графіків;
- Висновки по роботі.

Основні довідкові матеріали для виконання лабораторної роботи.

Детектор фронтів (ДФ) імпульсної послідовності повинен сформувати на виході короткий позитивний (негативний) імпульс у час відповідного переключення логічних рівнів вхідного сигналу.

На рис. 2.1 а, б наведені RC-ланцюг та його часові діаграми токів та напруг. Перехідний процес зарядки конденсатора від 0 до E відбувається при замиканні ключа S у стан 1 і продовжується від t_0 до t_1 , а процес розрядки від E до 0 при замиканні ключа S у стан 2 і продовжується від t_2 до t_3 .

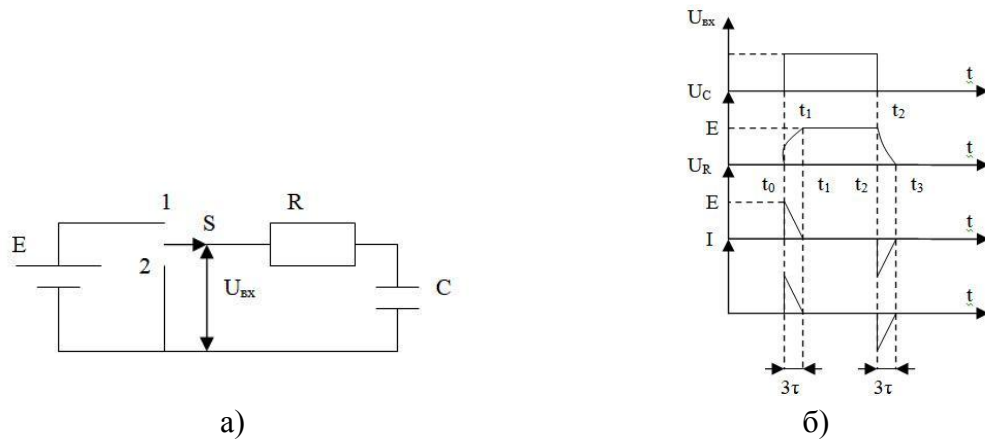


Рисунок 2.1 RC-ланцюг: а) схема; б) часові діаграми токів та напруг

Закони зміни токів та напруг у ланцюжку RC слідуючи:

$$U_c = E(1 - e^{-t/\tau});$$

$$U_R = E \cdot e^{-t/\tau};$$

$$i = I_m \cdot e^{-t/\tau} = \frac{E}{R} e^{-t/\tau}.$$

Де $\tau = RC$ – постійна часу ланцюгу.

Час перехідного процесу $t_{nep} \approx 3\tau$.

$t_{ex} - (t_0 - t_2)$ – тривалість вхідного імпульсу.

Параметри:

ЦІМС (К155ЛА3)7400 (2І-НІ):

$$t_{зд.р}^{01} = 22нс;$$

$$t_{зд.р}^{10} = 15нс.$$

ЦІМС (К155ЛЕ4)7427 (2АБО-НІ):

$$t_{зд.р}^{01} = 15нс;$$

$$t_{зд.р}^{10} = 15нс.$$

ЦІМС (К1561ЛА7) CD4011В (2І-НІ):

$$t_{зд.р}^{01} \approx t_{зд.р}^{10} = 100...50нс.$$

ЦІМС (К561ЛЕ5)CD4001В (2АБО-НІ):

$$t_{зд.р}^{01} \approx t_{зд.р}^{10} = 100...50нс.$$

ЦІМС (К155ЛП5)7486 (виключальне або):

$$t_{зд.p}^{01} = 22 \text{ нс};$$

$$t_{зд.p}^{10} = 30 \text{ нс}.$$

Завдання:

- Розрахувати параметри вихідних імпульсів для схем ДФ наведених на рисунку 2.2, а,б,в при $t_{ex} = 1 \text{ мкс}$ та на рисунку 2.3 а-ж при $t_{ex} = 50 \text{ мкс}$.

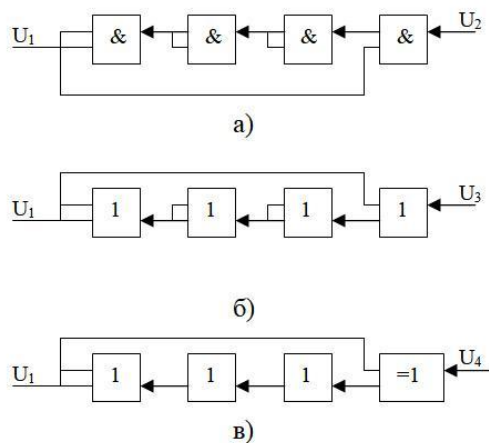


Рисунок 2.2 Схеми детекторів фронтів

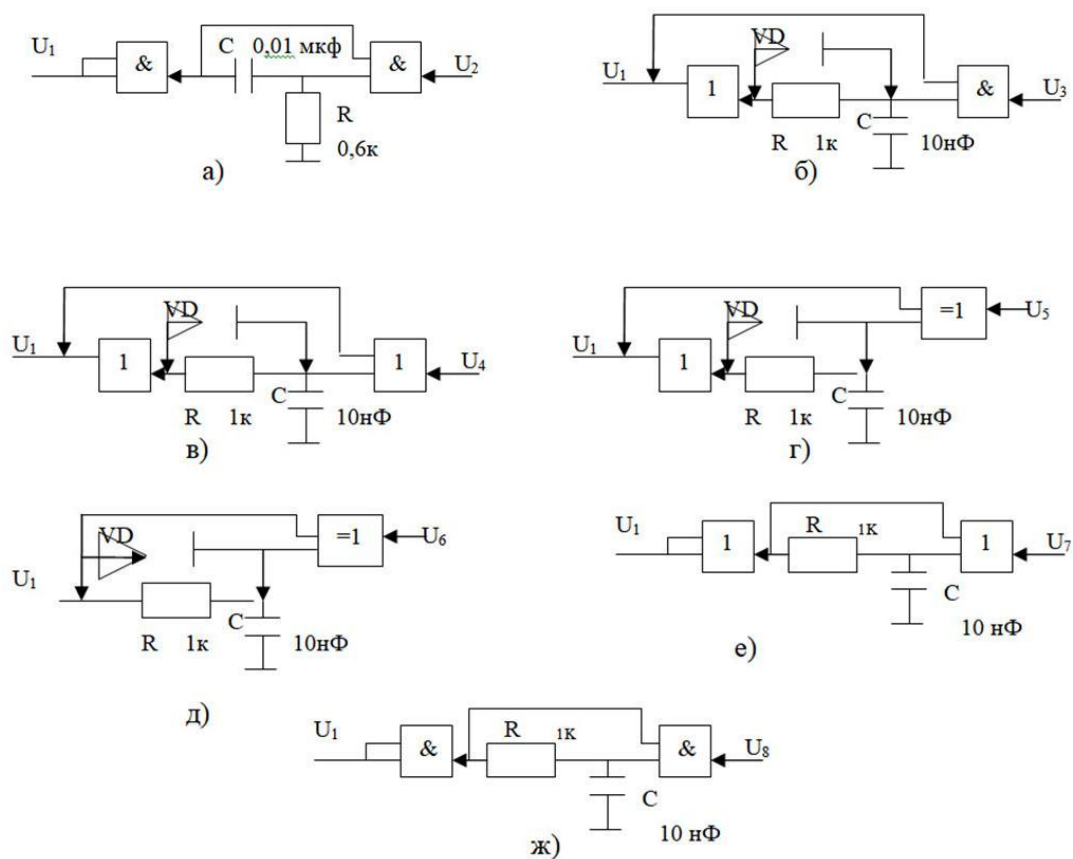


Рисунок 2.3 Схеми детекторів: а, б, е, ж – переднього фронту; в, г, д – заднього фронту

2. Змодельовати схеми дослідження у програмному забезпеченні Multisim .
3. Перевірити роботу схем та розрахунки, що наведені на рисунку 2.3.
4. Зняти часові діаграми схем, що наведені на рисунку 2.3.
5. Зробити висновки що до параметрів вихідних імпульсів.
6. Оформити протокол до лабораторної роботи.

ЛАБОРАТОРНА РОБОТА № 3

Тема роботи: Дослідження автоколивальних мультивібраторів.

Мета роботи:

- Вивчити принцип дії різних схем автоколивальних мультивібраторів.
- Вивчити параметри імпульсної прямокутної напруги.
- Придбати навички розрахунку схем мультивібраторів, моделювання їх у програмному забезпеченні Multisim.
- Придбати навички монтажу та досліджень автоколивальних мультивібраторів.

Зміст протоколу до лабораторної роботи:

- Титульний аркуш (приклад у додатку 1);
- Мета роботи;
- Схеми дослідження;
- Результати експериментів привести у нагляді таблиць та графіків;
- Висновки по роботі.

Основні довідкові матеріали для виконання лабораторної роботи.

Автоколивальний мультивібратор – це генератор сигналів прямокутної форми. Параметри прямокутної імпульсної напруги наведено на рисунку 3.1

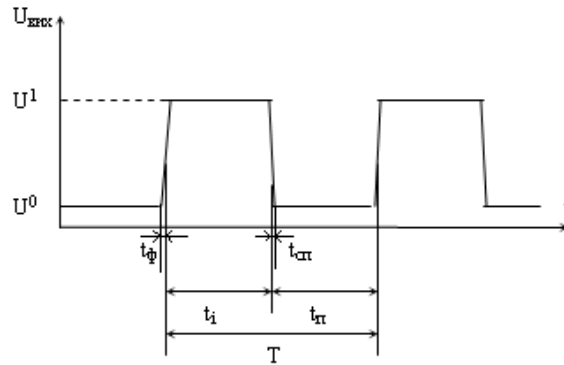


Рисунок 3.1 Часова діаграма праці

Де T – період коливань;

$f = \frac{1}{T}$ – частота коливань;

t_i – тривалість імпульсу;

$t_п$ – тривалість паузи;

$Q = \frac{T}{t_i}$ – тривалість імпульсів;

$\gamma = \frac{t_i}{T}$ – коефіцієнт заповнення;

$U_m = U^1 - U^0$ – амплітуда імпульсу;

$t_ф = t^{01}$ – тривалість фронту;

$t_{сп} = t^{10}$ – тривалість спаду.

Довідникові параметри ЦІМС К155ТЛ2:

$U^1 = 4,2\text{В}$;

$U^0 \leq 0,1\text{В}$;

$t_i \approx$

$U_{пор1} = 1,7\text{В}$;

$U_{пор2} = 0,9\text{В}$;

$t_{зд.р.}^{01} = 22 \text{ нс}$;

$t_{зд.р.}^{10} = 22 \text{ нс}$;

$t_п \approx$

$T = t_i + t_п$.

Довідникові параметри ЦІМС К561ТВ1:

$V_{cc} = 3 \dots 15\text{В}$

$t_i \approx t_п \approx 0,7 C_1 R_1$

$F_{МАКС} = 3\text{МГц}$

$$t_{зд.р.}^{01} \approx t_{зд.р.}^{10} \approx 170 \text{ нс}$$

Завдання:

- Провести моделювання однієї з наступних схем автоколивальних мультивібраторів, що наведені на рисунку 3.2 а, б, в на ЦІМС DD1 – 7400 (К155ЛА3), якщо $C_1 = C_2 = 0,2 \text{ мкФ}$.

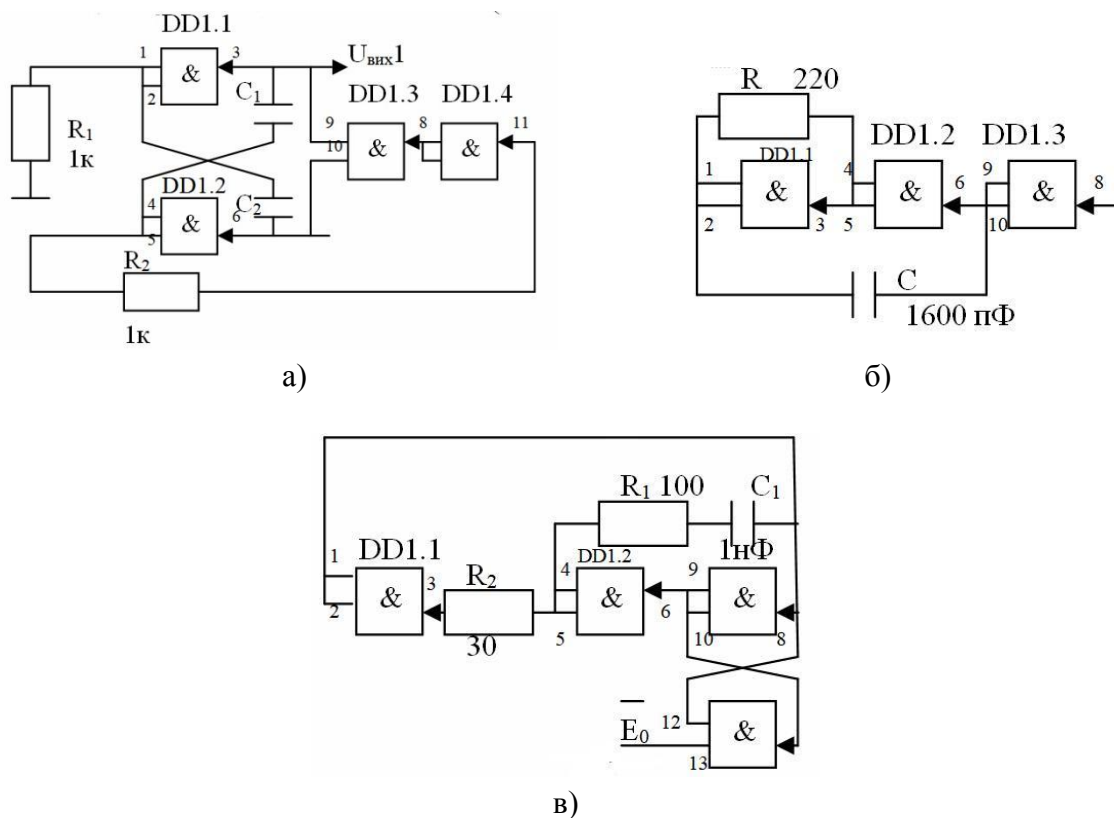


Рисунок 3.2 Схеми автоколивальних мультивібраторів

- Провести моделювання однієї з наступних схем автоколивальних мультивібраторів, що наведені на рисунку 3.3 а, б на ЦІМС DD.2 – CD4049В (К561ЛН2).

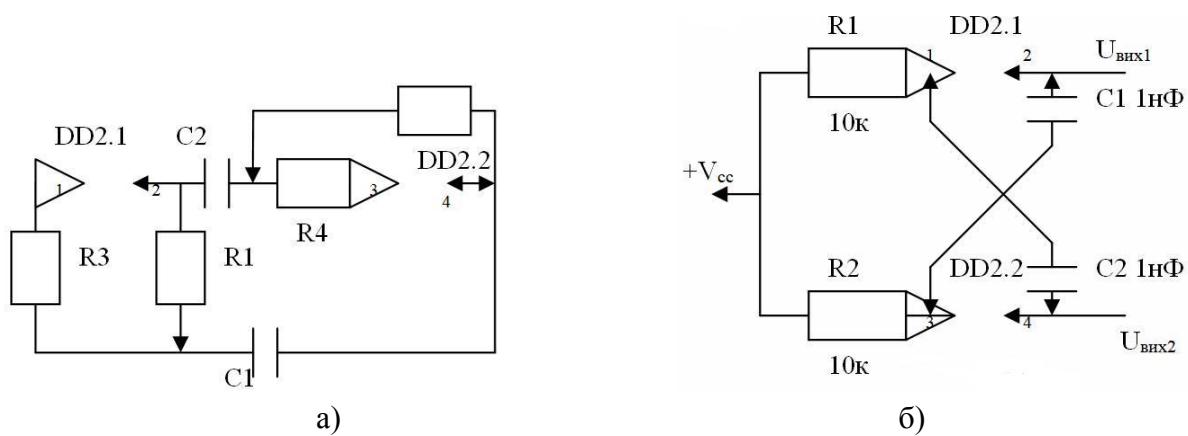


Рисунок 3.3 Схеми автоколивальних мультивібраторів

$$R_1 = R_2;$$

$$R_3 = R_4;$$

$$R_3 \geq R_4;$$

$$T = 2,2 R_1 C_1.$$

$$\text{При } R_1 = R_2 = 300 \text{ кОм}$$

$$R_3 = R_4 = 1 \text{ МОм}$$

$$C_1 = C_2 = 680 \text{ пФ};$$

$$T = 450 \text{ мкс.}$$

3. Провести моделювання однієї з наступних схем автоколивальних мультивібраторів на тригерах, що наведені на рисунку 3.4: а) на тригері Шмідта DD3 ЦІМС 7414 (K155ТЛ2); б) на RS-тригері DD4 ЦІМС CD4027 (K561ТБ1).

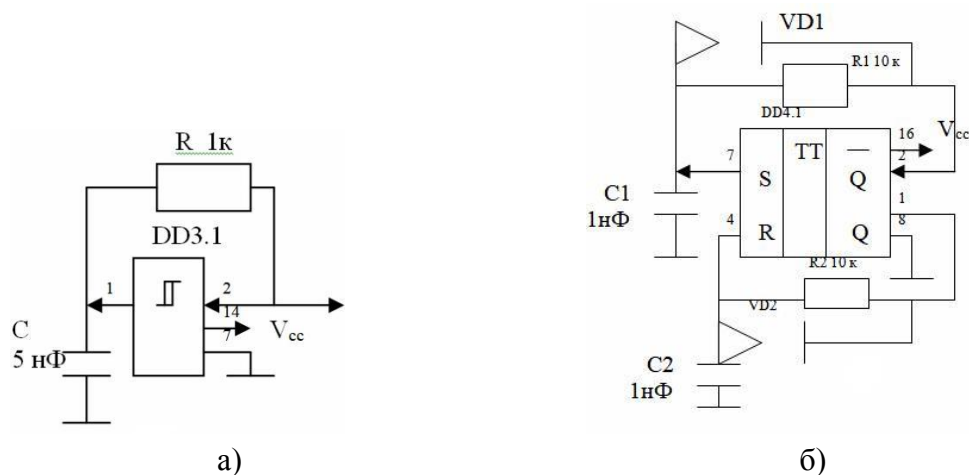


Рисунок 3.4 Схеми автоколивальних мультивібраторів: а) на тригері Шмідта; б)) на RS-тригері

4. Перевірити роботу схеми.
5. Зняти часові діаграми схем.
6. Зробити висновки що до параметрів вихідних імпульсів.
7. Оформити протокол до лабораторної роботи.

ЛАБОРАТОРНА РОБОТА № 4

Тема роботи: Дослідження одновібраторів.

Мета роботи:

- Вивчити принцип дії загальмованого мультивібратору.
- Вивчити особливості режимів збудження.
- Придбати навички дослідження одновібраторів на основі ЛЕ та моделювання їх у програмному забезпеченні Multisim.
- Придбати навички моделювання та дослідження ЦІМС K155АГ1 (74121), K155АГ3 (74123).

Зміст протоколу до лабораторної роботи:

- Титульний аркуш (приклад у додатку 1);
- Мета роботи;

- Схеми дослідження;
- Результати експериментів привести у нагляді таблиць та графіків;
- Висновки по роботі.

Основні довідкові матеріали для виконання лабораторної роботи.

Одновібратори (загальноновні мультівібратори або мультівібратори у режимі очікування) працюють у двох режимах:

- синхронному, коли $T_{вих} = T_{вх}$ при $t_i + t_{вст} \leq T_{вх}$;
- ділення частоти, коли $T_{вих} = nT_{вх}$ при $t_i + t_{вст} > T_{вх}$.

Одновібратори працюють в одному стабільному режимі (режимі очікування) до моменту спрацювання. Вони мають один стабільний стан і один квазістабільний стан.

На рисунку 4.1 наведені часові діаграми роботи одновібраторів, що працюють у різних режимах.

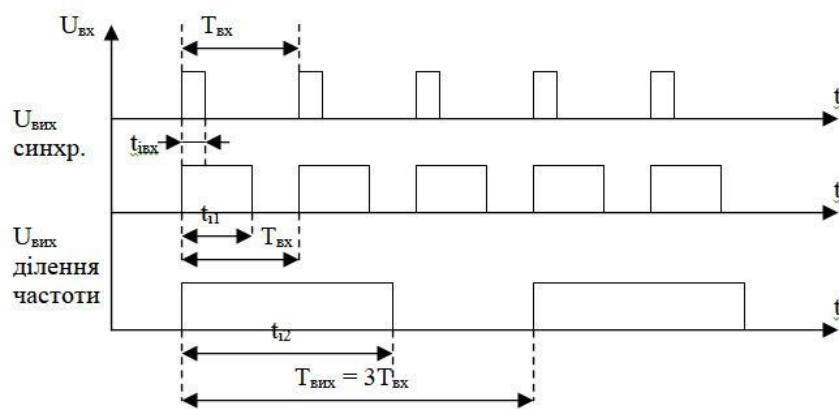
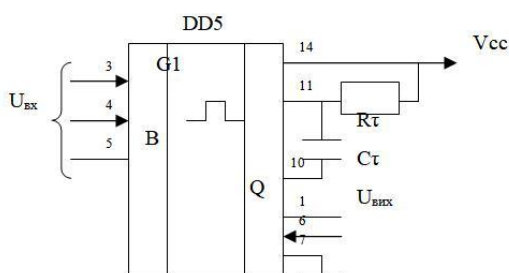


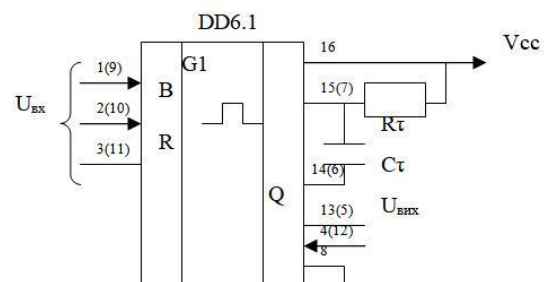
Рисунок 4.1 Часові діаграми роботи одновібраторів

Для одновібраторів на логічних елементах повинна виконуватись умова $t_{вх} < t_{вст}$.

Для одновібраторів в інтегральному виконанні ЦІМС К155АГ1 та К155АГ3 тривалість імпульсу входу немає значення. Цоколівки та схеми включення одновібраторів наведені на рисунку 4.2 а, б.



а)



б)

Рисунок 4.2 Схеми включення одновібраторів: а) ЦІМС К155АГ1; б) ЦІМС К155АГ3

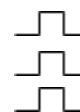
Сигнали керування та виходу одновібратору АГ1 наведено у таблиці 4.1, а сигнали керування та виходу одновібратору АГ3 наведено у таблиці 4.2

Таблиця 4.1 Сигнали керування та виходу одновібратору АГ1

Таблиця 4.1 Сигнали керування та виходу одновібратору АГ3

Входи			Виходи
R	A	B	Q
Н	*	*	Н
*	В	*	Н
*	*	Н	Н
В	Н	↑	
В	↓	В	
↑	Н	В	

Входи			Виходи
A1	A2	B	Q
В	↓	В	
↓	В	В	
↓	↓	В	
Н	*	↑	
*	Н	↑	
Н	*	В	Н
*	Н	В	Н
*	*	Н	Н



Завдання:

- Провести моделювання схеми що наведена на рисунку 4.3 одновібратору на ЛЕ 2І-НІ, де DD1 – ЦІМС 7400 (К155ЛА3), $t_{\text{вих}} \approx cR$, $t_{\text{встан}} \approx (10...20)c$.

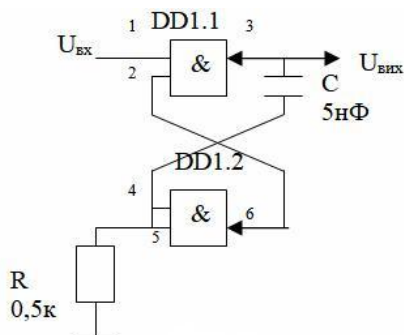


Рисунок 4.3 Схема одновібратору на ЛЕ 2І-НІ

- Провести моделювання схеми, що наведена на рисунку 4.4а, одновібратору на ЛЕ (2І-НІ) DD2 ЦІМС CD4011В (К561ЛА7) або схему, що наведена на рисунку 4.4б, одновібратору на ЛЕ (2АБО-НІ) DD3 ЦІМС CD4001В (К561ЛЕ5). Зафіксувати часову діаграму та визначити параметри вихідної напруги, тривалість імпульсу:

$$t_i \approx \frac{2}{3} RC.$$

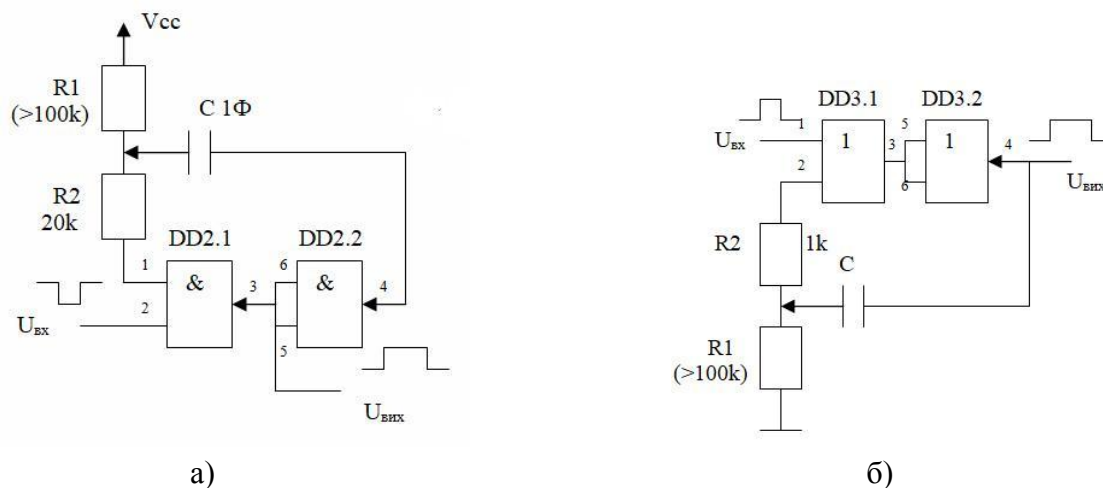


Рисунок 4.4 Схема одновібратору: а) на ЛЕ 2І-НІ; б) на ЛЕ 2АБО-НІ

- Провести моделювання схеми, що наведена на рисунку 4.5, одновібратору на RS-тригері DD4 ЦІМС CD4027B (K561TB1). Зафіксувати часову діаграму та визначити параметри вихідної напруги, $t_i \approx 0,7RC$.

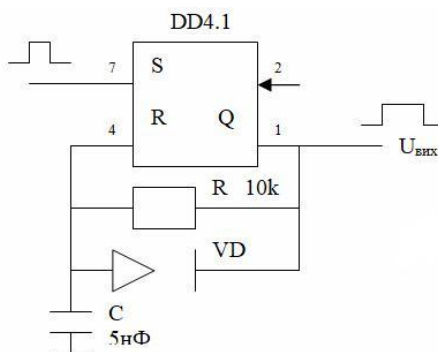


Рисунок 4.5 Схема одновібратору на RS-тригері

- Провести моделювання схеми, що наведена на рисунку 4.2а, одновібратору на DD5 ЦІМС 74121 (K155АГ1). Зафіксувати часову діаграму та визначити параметри вихідної напруги.
 $R\tau = (2...40) \text{ кОм}; \quad t_{вих} \approx 0,7 R\tau C\tau;$
 $C\tau = 10 \text{ нФ} \dots 10 \text{ мнФ}.$
- Провести модулювання схеми, що наведена на рисунку 4.2б, одновібратору на DD6 ЦІМС 74123 (K155АГ3). Зафіксувати часову діаграму та визначити параметри вихідної напруги.
 Для K555A3:
 $t_{ивих} = 0,45 R\tau C\tau;$
 $t^{01}_{зд.р.} = 70 \text{ нс};$
 $t^{10}_{зд.р.} = 80 \text{ нс}.$
- Оформити протокол до лабораторної роботи.

ЛАБОРАТОРНА РОБОТА № 5

Тема роботи: Дослідження схем затримки імпульсів.

Мета роботи:

- Вивчити різні структурні схеми затримки імпульсів.
- Вивчити різні схеми затримки фронтів імпульсів.
- Вивчити різні СЕС формування часових інтервалів.
- Придбати навички моделювання та дослідження схем затримки імпульсів.

Зміст протоколу до лабораторної роботи:

- Титульний аркуш (приклад у додатку 1);
- Мета роботи;
- Схеми дослідження;
- Результати експериментів привести у нагляді таблиць та графіків;
- Висновки по роботі.

Основні довідкові матеріали для виконання лабораторної роботи.

Схема затримки імпульсів – це електронний вузол, який приймає вхідний імпульсний сигнал і видає його копію, але зі зсувом у часі. Затримка може бути фіксованою або керованою.

Схеми затримки імпульсів базуються на явищах:

- інерційності зарядження/розрядження (RC);
- затримки поширення у логічних елементах;
- фізичної довжини лінії;
- часових інтервалів, сформованих генераторами.

Схема затримки імпульсу на основі одновібраторів та тригеру наведена на рисунку 5.1а, часова діаграма праці – на рисунку 5.1б.

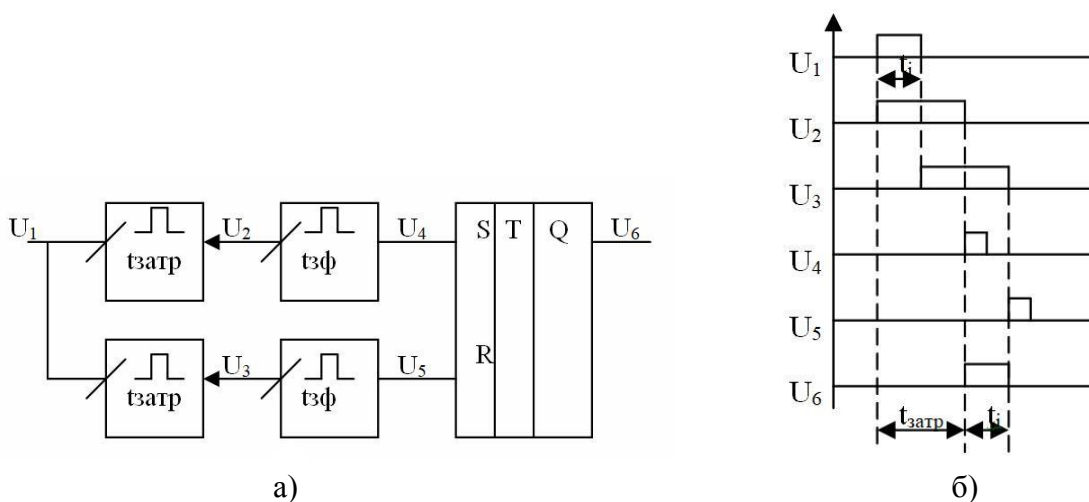


Рисунок 5.1 Затримка імпульсу на основі одновібраторів та тригеру: а) схема; б) часова діаграма

Схема затримки вхідного імпульсу на основі одновібраторів та ЛЕ 2І наведена на рисунку 5.2а, часова діаграма праці – на рисунку 5.2б.

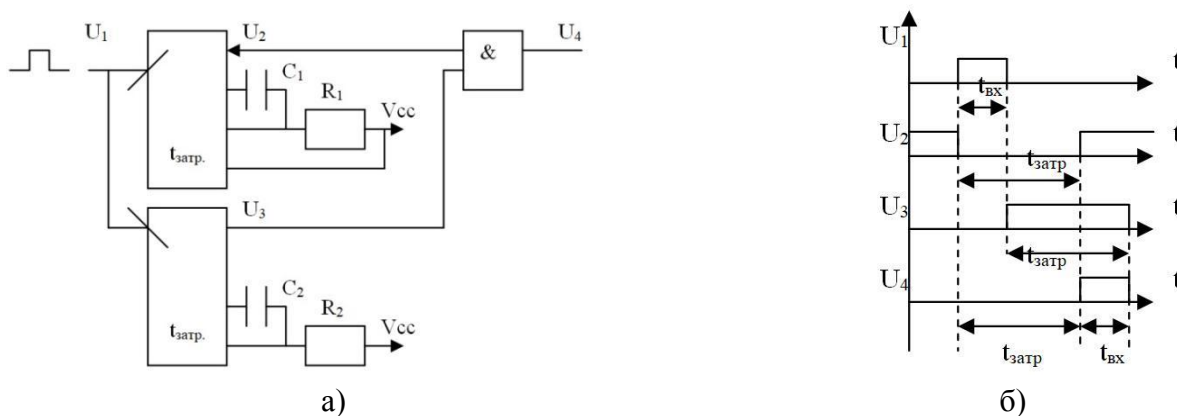


Рисунок 5.2 Затримка входного імпульсу на основі одновібраторів та ЛЕ 2Н1:
а) схема; б) часова діаграма

Цифрова схема затримки імпульсу та її часові діаграми наведені на рисунку 5.3а та 5.3б.

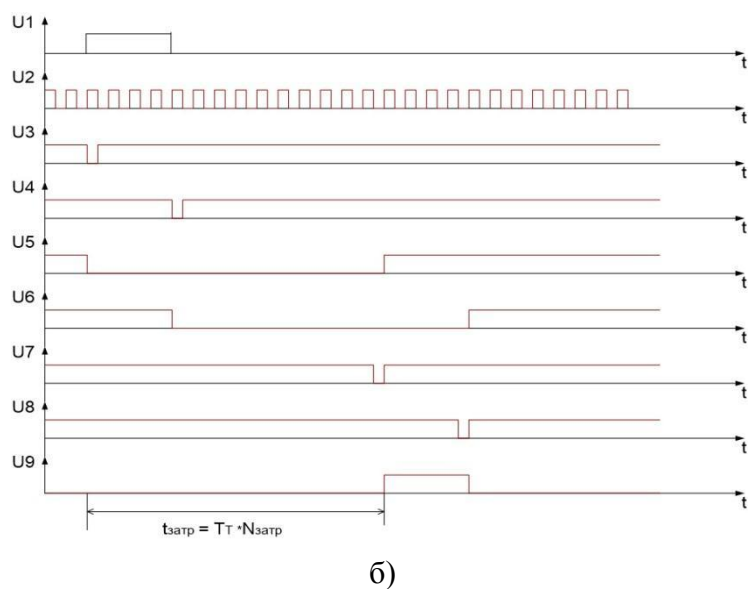
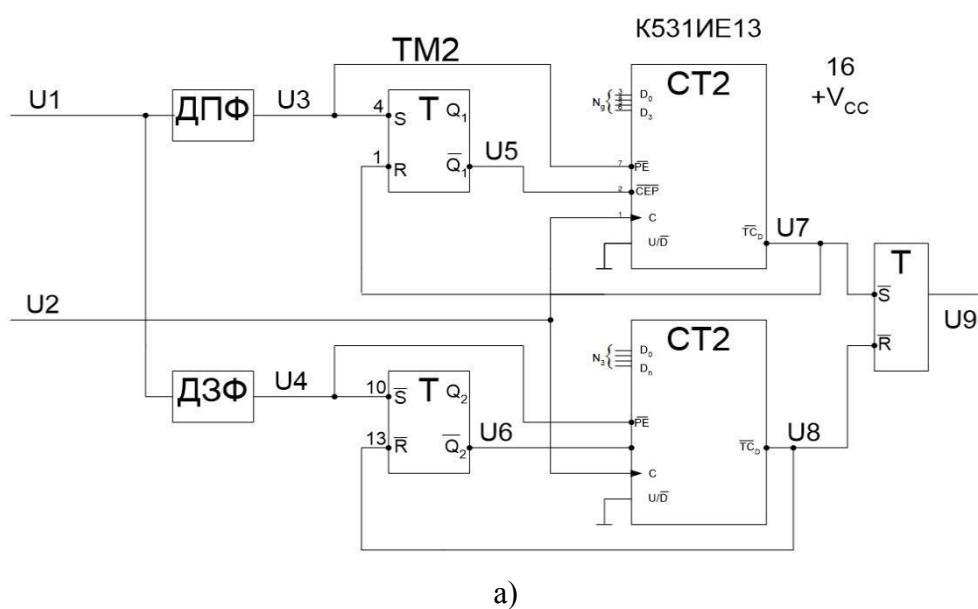


Рисунок 5.3 Цифрова затримка імпульсу: а) схема; б) часова діаграма

Час затримки задано як добуток T_T – період імпульсів тактового генератору на число N_3 , що в Bin коді подається на входи $D_0...D_3$ реверсивних лічильників. Лічильники працюють у режимі зменшення.

Кожний тактовий імпульс триває T_T . Лічильник зменшує число N_3 до нуля за N_3 тактів.

Отже, час затримки визначається формулою:

$$T_{\text{затр}} = T_T \cdot N_3.$$

Схема пристрою програмно-керованої затримки фронту імпульсу наведена на рисунку 5.4а, часова діаграма праці – на рисунку 5.4б. Схема реалізує затримку фронту вхідного імпульсу на керовано-задані величини часу, які визначаються цифровим кодом, поданим на ЦАП.

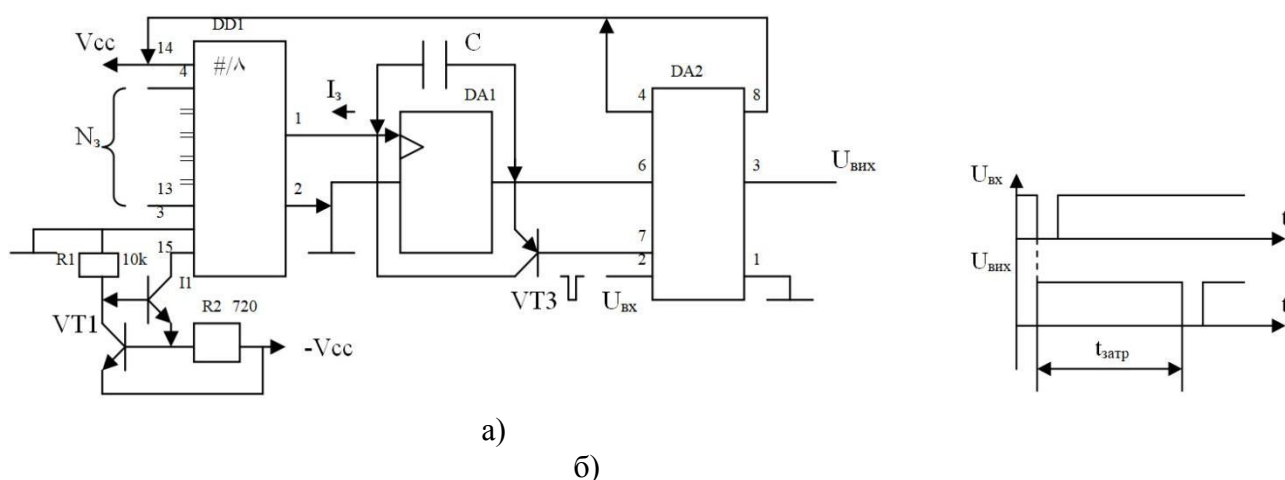


Рисунок 5.4 Програмно-керований пристрій затримки фронту імпульсу: а) схема; б) часова діаграма

Основні вузли:

- DD1 – ЦАП – К572ПА1 – перетворює цифровий код програми в аналогову напругу U_1 , яка визначає струм заряду конденсатора;
- DA1 – ОП – К140УД7 – формує струм заряду конденсатора C , пропорційний вихідній напрузі ЦАП;
- DA2 – Таймер – КР1006ВІ1;
- VT3, тиристор та DA2 – контролюють момент спрацювання за рівнем заряду конденсатора.

Час затримки між вхідним і вихідним імпульсом визначається швидкістю заряду:

$$t_{\text{затр}} = \frac{\frac{2}{3} V_{CC} C}{I_1 \cdot \sum_{i=1}^n \frac{a_i}{2^i}}.$$

$$t_{\text{затр}} = 0,2 \cdot 10^{-6} \dots 1 \text{ с.}$$

Як час заряду конденсатору C від 0 до $\frac{2}{3} V_{CC}$ з швидкістю:

$$V = \frac{\Delta U}{\Delta t} = \frac{I_3}{C},$$

де I_3 – струм заряду, що визначається ЦАП та кодом програми:

$$I_3 = I_1 \sum_{i=1}^n a_i \cdot 2^{-i} = \frac{I_1 \cdot N}{2^n},$$

де n – кількість розрядів, N – програмований коефіцієнт.

Пристрій програмно-керованої затримки фронту імпульсу працює так: після надходження вхідного імпульсу запускається процес заряду конденсатора, але швидкість цього заряду визначається не фіксованими елементами, а струмом, який задає цифро-аналоговий перетворювач (ЦАП). На ЦАП подається цифровий код програми, і він формує відповідну аналогову напругу, яка через операційний підсилювач перетворюється у стабілізований струм заряду. Чим більший код – тим більший струм, і тим швидше заряджається конденсатор; чим менший код – тим повільніше відбувається заряд.

Конденсатор підключений до входу таймера, який має фіксований поріг спрацювання (приблизно 2/3 від напруги живлення). Після появи вхідного імпульсу конденсатор починає заряджатися, і коли його напруга досягає порогової, таймер перемикається та формує вихідний імпульс. Таким чином, затримка між вхідним та вихідним імпульсом визначається часом, за який конденсатор досягає порогу, а цей час повністю контролюється програмним кодом, що задає струм заряду через ЦАП.

У результаті схема забезпечує точну та гнучку затримку фронту імпульсу, яку можна змінювати цифровим способом без зміни апаратних елементів.

Завдання:

1. Розробити СЕП затримки імпульсів.
2. Змоделювати схему дослідження у програмному забезпеченні Multisim.
3. Перевіряти роботу схеми затримки імпульсів
4. Зняти часову діаграму роботи схеми затримки імпульсів.
5. Оформити протокол до лабораторної роботи.

ЛАБОРАТОРНА РОБОТА № 6

Тема роботи: Дослідження генератора послідовності імпульсів різної тривалості.

Мета роботи:

- Вивчити принцип побудови генераторів послідовностей імпульсів з регулюванням кількості імпульсів за період різної тривалості.
- Придбати навички моделювання та дослідження генераторів послідовності імпульсів різної тривалості.

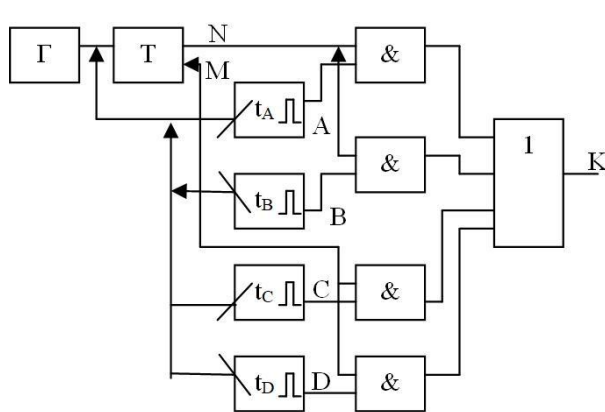
Зміст протоколу до лабораторної роботи:

- Титульний аркуш (приклад у додатку 1);
- Мета роботи;
- Схеми дослідження;
- Результати експериментів привести у нагляді таблиць та графіків;
- Висновки по роботі.

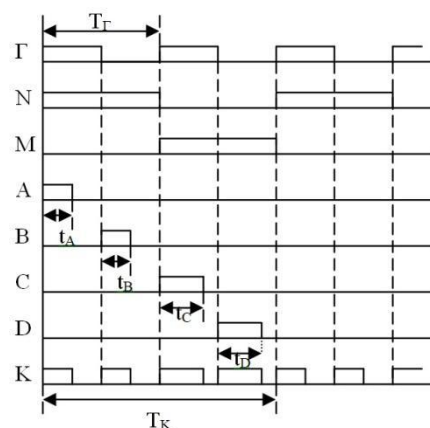
Основні довідкові матеріали для виконання лабораторної роботи.

Генератори послідовності імпульсів різної тривалості, з регулюванням кількості імпульсів за період їх тривалості використовується у пристроях тестування ЦІМС, а також при контролі вимірювальної техніки.

Приклад СЕС одного з таких генераторів наведено на рисунку 6.1а, часова діаграма його праці на рисунку 6.2б.



а)



б)

Рисунок 6.1 Генератор послідовності імпульсів різної тривалості: а) схема; б) часова діаграма

Схема містить каскад тригерів та логічних елементів, які формують послідовність імпульсів різної тривалості відповідно до часових констант RC-ланцюгів:

Г – генератор тактових імпульсів (Г) створює базову частоту.

Т – тригер запуску (пусковий тригер) перемикається під дією імпульсу генератора Г. Формує сигнали N і M, що запускають подальші блоки.

Блоки t_A , t_B , t_C , t_D — таймери (формувачі тривалостей), задають тривалість кожного імпульсу послідовності. Це RC-ланцюги + компаратор/тригер, що створюють затримку. Таймер активується логічним сигналом і через час τ формує сигнал завершення.

Логічні елементи І формують необхідні комбінації сигналів для керування тригерами, реалізують послідовність роботи таймерів.

Блок «1» — Логічний суматор / формувач вихідного імпульсу. Отримує сигнали від усіх елементів «І», формує кінцевий вихідний імпульс та завершення циклу. Сигнал К через зворотний зв'язок скидає тригер Т $\rightarrow$ цикл повторюється.

Завдання:

1. Розрахувати СЕП генератору послідовності імпульсу згідно параметрів:
 $T_T = 10^{-2}\text{с};$
 $t \approx 0,45C\tau R\tau$ (АГЗ);
 $t_A \approx 0,45 \cdot 10^{-8} \cdot 100 \cdot 10^3 = 0,45 \cdot 10^{-3}$ ($C\tau = 10\text{нФ}; R\tau = 100\text{к}$);
 $t_B \approx 0,45 \cdot 10^{-8} \cdot 50 \cdot 10^3 = 0,225 \cdot 10^{-3}$ ($C\tau = 10\text{нФ}; R\tau = 50\text{к}$);
 $t_C \approx 0,45 \cdot 10^{-6} \cdot 10 \cdot 10^3 = 4,5 \cdot 10^{-3}$ ($C\tau = 1\text{мкФ}; R\tau = 10\text{к}$);
 $t_D \approx 0,45 \cdot 10^{-6} \cdot 5 \cdot 10^3 = 2,25 \cdot 10^{-3}$ ($C\tau = 1\text{мкФ}; R\tau = 5\text{к}$).
2. Провести дослідження схеми генератору на моделі у програмному забезпеченні Multisim.
3. Зафіксувати часову діаграму.
4. Оформити протокол до лабораторної роботи.

ЛАБОРАТОРНА РОБОТА № 7

Тема роботи: Дослідження цифро-аналогових та аналого-цифрових перетворювачів.

Мета роботи:

- Вивчити та практично засвоїти процес моделювання цифро-аналогових та аналого-цифрових перетворювачів.
- Придбати навички розробки цифро-аналогових та аналого-цифрових перетворювачів та дослідження їх роботи за допомогою програми Multisim.

Зміст протоколу до лабораторної роботи:

- Титульний аркуш (приклад у додатку 1);
- Мета роботи;
- Схеми дослідження;
- Результати експериментів привести у нагляді таблиць та графіків;
- Висновки по роботі.

Основні довідкові матеріали для виконання лабораторної роботи.

Основні характеристики ЦАП і АЦП

Статичні характеристики

Визначаються видом характеристики перетворення, що встановлює відповідність між значеннями аналогової величини і цифрового коду, і відповідають за точність перетворення.

До статичних параметрів відносять:

- *розрядність n* – число розрядів цифрового коду, який формується на виході АЦП або подається на вхід ЦАП.
- *максимальна кількість кодових комбінацій* (рівнів квантування) на виході АЦП або вході ЦАП, що визначається числом розрядів цифрового коду і дорівнює: 2^n – для двійкових ЦАП (АЦП); 3^n – для трійкових ЦАП (АЦП);
- *максимальна напруга U_{max}* (діапазон зміни вихідної напруги) – це максимальна вхідна напруга для АЦП і вихідна для ЦАП;
- *роздільна здатність* (абсолютна роздільна здатність) – найменше змінне значення вхідної величини, що розрізняється пристроєм і фіксується на виході.

Роздільна здатність для ЦАП – це мінімальне значення зміни вихідного сигналу, обумовлене зміною вхідного коду на одиницю у молодшому розряді.

Для АЦП – це мінімальна зміна величини аналогового сигналу, що викликає збільшення або зменшення вихідного коду на одиницю у молодшому розряді;

- *нелінійність δ_L* – це максимальне відхилення точки реальної характеристики перетворення від ідеальної;
- *диференціальна нелінійність* – це відхилення дійсного кроку квантування від його середнього значення;
- *абсолютна похибка перетворення в кінцевій точці шкали* – відхилення реальних максимальних значень вхідного для АЦП і вихідного для ЦАП аналогових сигналів від значень, що відповідають кінцевій точці ідеальної характеристики перетворення;
- *напруга зсуву нуля U_0* .

Для АЦП – це напруга, яку необхідно прикласти до його входу для отримання нульового вихідного коду.

Для ЦАП – це напруга, наявна на його виході при подачі на вхід нульового коду.

Динамічні характеристики

Динамічні властивості ЦАП і АЦП характеризуються такими параметрами:

- *максимальна частота перетворення* – найбільша частота дискретизації, при якій задані параметри відповідають встановленим нормам;
- *час перетворення* – це інтервал часу від подачі цифрового коду на вхід ЦАП до появи вихідної напруги або інтервал часу від моменту зміни аналогового сигналу на виході АЦП до появи на його виході відповідного стійкого коду.

Перетворення безперервних сигналів у дискретні

Процес аналого-цифрового перетворення наведений на рисунку 7.1 полягає у послідовному виконанні таких дій:

- *процедура вибірки* – вибірка значень вхідної аналогової величини у деякий заданий момент часу, тобто відбувається дискретизація сигналу у часі (рисунок 7.1а). Один із показників якості трансформації безперервного аналогового сигналу в цифровий сигнал – це *частота дискретизації*;
- *процес квантування* – округлення до деяких відомих величин (рівнів квантування) отриманих у дискретні моменти часу значень аналогової величини. У даному випадку на якість аналого-цифрового перетворення впливає кількість рівнів квантування, використовуваних для заміни безперервного аналогового сигналу на цифровий сигнал (рисунок 7.1б);
- *кодування* – заміна знайдених окремих у часі значень вхідного сигналу на числові коди (рисунок 7.1г).

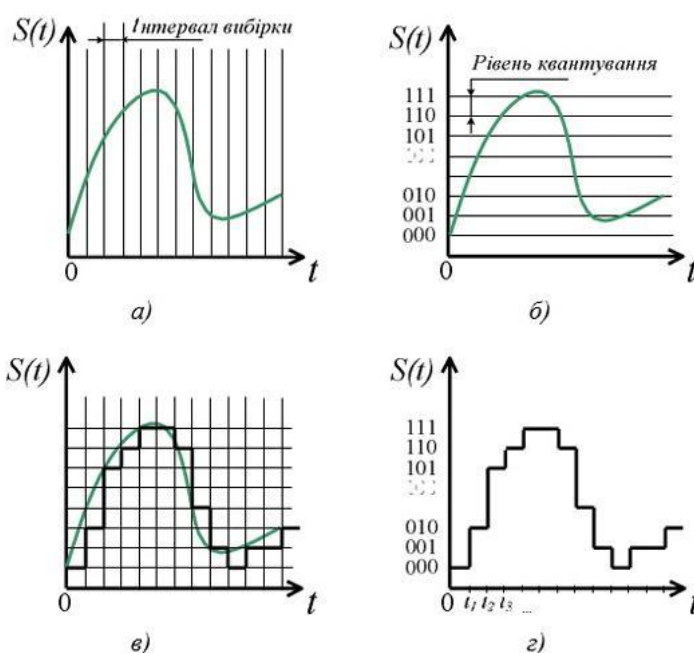


Рисунок 7.1. Перетворення аналогового сигналу у цифровий:

- а) процедура вибірки; б) процес квантування;
в) вибірки і квантування; г) цифровий сигнал

Одна з основних проблем, з якою стикаються при перетворенні безперервного сигналу в дискретний, це проблема вибірки інтервалу дискретизації (частоти дискретизації).

Розглянемо вибірку сигналу форми синусоїди. На рисунку 7.2а наведений випадок, коли період сигналу T і інтервал дискретизації вибірки збігаються. У результаті виходить, що сигнал не змінюється в часі і відповідно не відображає форми початкового сигналу.

Зменшимо інтервал дискретизації вибірки до половини періоду сигналу, як показано на рисунку 7.2б. У цьому випадку є імовірність набрати тільки нульових значень сигналу.

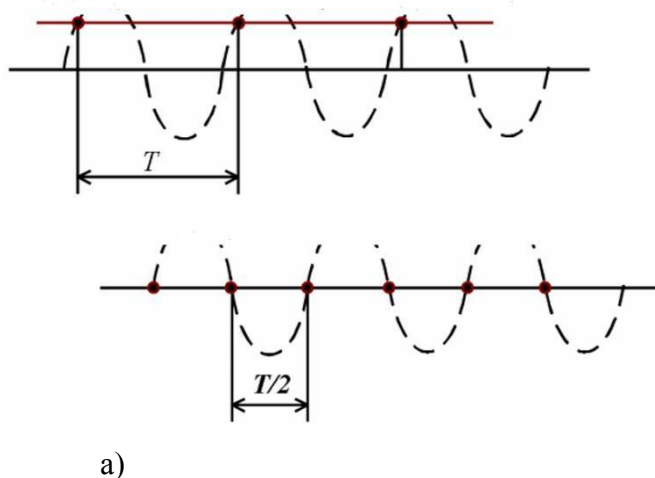


Рисунок 7.2 Дискретизація синусоїдального сигналу з періодом вибірки: а) T ; б) $T/2$

Звузимо інтервал дискретизації вибірки – візьмемо менший, ніж $T/2$ (дивитися рисунок 7.3).

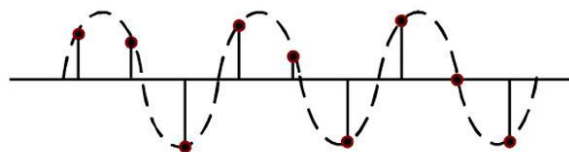


Рисунок 7.3 Дискретизація синусоїдального сигналу

При такій вибірці вже можливо отримати уявлення про форму сигналу. Отже, інтервал дискретизації вибірки повинен бути менший половини періоду. Тоді для сигналу із максимальною частотою f частота дискретизації повинна бути більшою, ніж $2f$. Ця частота дискретизації називається частотою Найквіста.

Правило вибору інтервалу дискретизації вибірки відображається в теоремі Котельникова. Теорема Котельникова (теорема відліків, теорема Найквіста - Шенона) свідчить, що якщо аналоговий сигнал має обмежений по ширині спектр, то він може бути відновлений однозначно і без втрат за своїми дискретними відліками, узятими із частотою строго більше подвоєної верхньої (максимальної) частоти.

Принцип роботи ЦАП, що використовує резистивно-зважану матрицю (дивитися рисунок 7.4), полягає в зміні струму, що протікає через резистор R_5 . Чим більше ключів формують високу напругу, тим більша напруга формується на резисторі R_5 . Легко помітити, що вклад кожного ключа (кожен двійковий розряд) різний. Найбільший внесок у вихідну напругу дає ключ S_4 . Це пояснюється тим, що через резистор R_4 протікає найбільший струм, оскільки номінал цього резистора найменший. Мінімальний квант вихідної напруги формується ключем S_1 (молодший розряд бінарного числа).

Ще одна конструктивна особливість резистивно-зважаної матриці, полягає в тому, що номінали резисторів обрані такими ж, як і ваги розрядів двійкових чисел: 1, 2, 4, 8. Це найпростіший спосіб побудови ЦАП.

Під час дослідження ЦАП (дивитися рисунок 7.5) цифровий сигнал формується за допомогою генератора слів (Word Generator). У кожному варіанті цифрові сигнали різні та визначаються літерами прізвища, імені та по батькові студента. Перетворення українських літер на десяткові числа проводиться на підставі кодової таблиці CP-1251.

Мікросхема ЦАП перебуває у базі даних Multisim. Для її встановлення потрібно пройти шлях: панель Components → група Mixed → сімейство ADC_DAC → компонент VDAC.

Вимірювання (і побудова тимчасових діаграм) доцільно робити у покроковому режимі роботи генератора слів (Step). Одноразове натискання на однойменну кнопку призводить до одноразового цифроаналогового перетворення. Частота генератора слів (Word Generator) повинна бути рівною 2 кГц.

Вводити інформацію в генератор слів можна в шістнадцятковій, десятковій або двійковій СЗ, а також код ASCII. Останній варіант найраціональніший. Однак для представлення кирилиці знадобиться шістнадцятирозрядний код Unicode, тому записати символну інформацію доведеться з використанням десяткової або шістнадцяткової СЗ (використання двійкової СЗ - найнераціональніший варіант).

Буфер пам'яті генератора слів доцільно обмежити шістнадцятьма двійковими словами. Це дозволить у покроковому режимі циклічно досліджувати сигнали, що формуються. Щоб змінити обсяг буфера, потрібно викликати діалогове вікно Settings (Установки). Виклик цього вікна відбувається при натисканні на кнопку Set...

Вибравши відповідну систему числення (Hex, Dec), потрібно у вікні Buffer size (Розмір буфера) вказати кількість використовуваних символів.

Тимчасову розгортку на осцилографі (Timebase) слід встановити 1 ms/Div, а чутливість 5 V/Div або 10 V/Div.

При вимірі аналогового сигналу за допомогою осцилографа потрібно відкрити детальне зображення осцилографа (подвійне клацання по зображенню). Зчитування показань осцилографа слід проводити за допомогою одного або двох кольорових маркерів.

Вихідна напруга восьмирозрядного ЦАП розраховується за такою формулою:

$$U_p = \frac{DU_{op}}{256},$$

де D – десятковий код цифрового сигналу; U_{op} – опорна напруга.

Якщо $U_{op} = 17$ В, то наведена формула матиме компактний вигляд, зручний для проведення розрахунків:

$$U_p = \frac{D17}{256} = D \cdot 0,0664.$$

Зроблені округлення призведуть до появи невеликих відмінностей між розрахунковими та вимірними значеннями. При $U_{op} = 17$ величина найменшої сходинки восьмирозрядного ЦАП складе 0,0664 В.

Для вибору АЦП з бази даних потрібно пройти шлях: панель Components → група Mixed → сімейство ADC_DAC → компонент ADC.

На рисунку 7.6 на вхід АЦП SOC подається сигнал від генератора Function Generator, який визначає частоту дискретизації. Так як в даному завданні вхідна напруга U_{in} постійна, то не має значення, на якій частоті генератор працює (наприклад, можна встановити частоту 1 кГц).

До виходів АЦП підключені індикатори, які позначені відповідно до їх вагових коефіцієнтів. Це робить зручним процедуру визначення цифрового сигналу D, що у десятковій системі числення.

Вихідний код АЦП розраховується за такою формулою:

$$D = 128 + \frac{128 \cdot U_{in}}{U_{op}},$$

де U_{in} – вхідна аналогова напруга; D – вихідне число, подане в десятковій системі числення.

Слід звернути увагу, що за $U_{in} = 0$ вихідний десятковий код $D = 128$, при $U_{in} > 0$ вихідний код $D > 128$, а при $U_{in} < 0$ вихідний код $D < 128$.

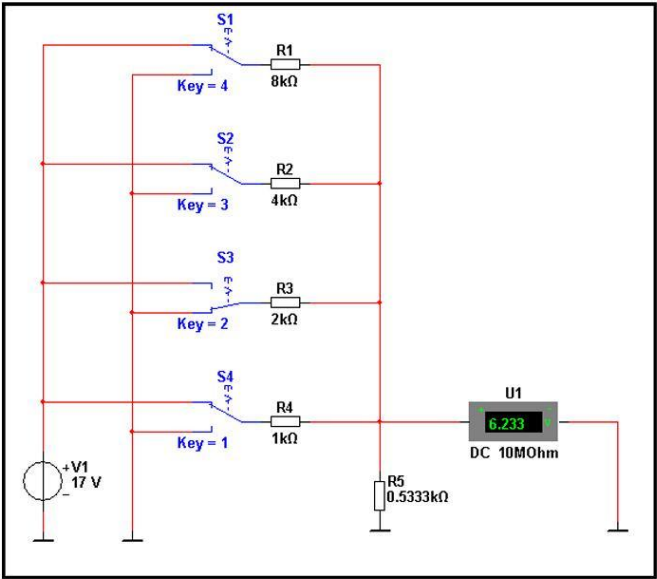
Для зміни полярності вхідної напруги U_{in} необхідно від'єднати джерело U_{in} та підключити його іншим полюсом до входу АЦП.

Завдання:

- 1. Зібрати схему ЦАП із резистивно-зваженими опорами, що наведена на рисунку 7.4.
 - 1.1 Встановити напругу на джерелі напруги $V1 = 17V$.
 - 1.2 Комутуючими ключами 1, 2, 3 і 4 зробити 16 вимірювань і заповнити таблицю 7.1. В останню колонку занести показники вольтметра $U1$. На рисунку показано момент подачі на вхід ЦАП комбінації цифрових сигналів 1011В (ключ старшого розряду $S4$ знаходиться внизу).

Таблиця 7.1 Комбінації станів ключів ЦАП та відповідний аналоговий сигнал

Цифровий сигнал				Аналоговий сигнал U, V
Ключ 1	Ключ 2	Ключ 3	Ключ 4	
0	0	0	0	
0	0	0	1	
0	0	1	0	
0	0	1	1	
...	...	...	...	
1	1	1	1	



Рисунку 7.4 Схема ЦАП із резистивно-зваженими опорами

- 2. Скласти схему, що наведена на рисунку 7.5.

- 2.1 Перетворити 16 літер свого прізвища та імені (без прогалин) у десяткову систему числення. Якщо число символів у прізвищі та імені менше 16, то слід використовувати частину букв по батькові. Перші літери прізвища, імені та по батькові мають бути великими, інші – малі. Для запису використати кирилицю.

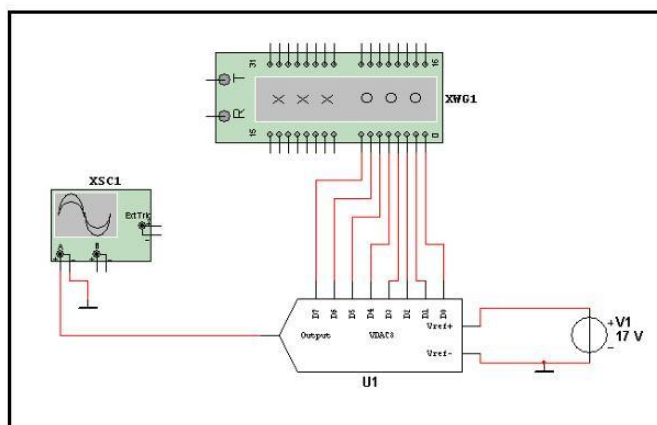


Рисунок 7.5 Схема дослідження мікросхеми ЦАП

- 2.2 Ввести 16 чисел у генератор слів (Word Generator) і по черзі подати їх на ЦАП 16.
 2.3 Помістити в звіт тимчасові діаграми, які формуються на екрані осцилографа в процесі моделювання ЦАП.
 2.4 За допомогою осцилографа виміряти аналогову напругу U , що відповідає кожному значенню цифрового сигналу. Опорна напруга $U_{op} = 17\text{ V}$.
 2.5 Розрахувати значення вихідної напруги U_p , яка відповідає кожній вхідній комбінації. Результати досліджень занести до таблиці 7.2.
 2.6 Порівняти результати розрахунків та вимірів.

Таблиця 7.2 Результати дослідження

Літери	Десятковий код, D	Аналогова напруга, В	
		Розрахункове, U_p , В	Виміряне, U , В

3. Зібрати схему, що наведена на рисунку 7.6.
 3.1 Встановити на генераторі Function Generator частоту 1 кГц, прямокутну форму коливань (Waveforms) та амплітуду (Amplitude) в межах 3...5 В.
 3.2 Вибрати опорні напруги, що наведена на рисунку 7.6.
 3.3 По черзі встановити сім значень вхідної напруги U_{in} та визначити вихідний двійковий код.
 3.4 Результати моделювання занести до таблиці 7.3. В останню колонку таблиці помістити розрахункове значення вихідного коду, подане в десятковій системі числення.

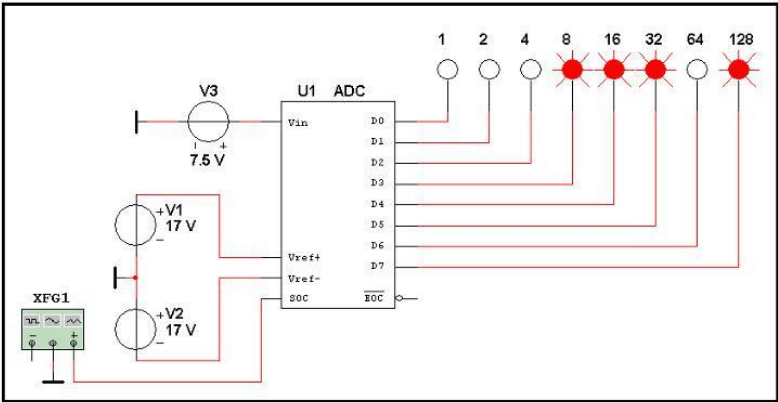


Рисунок 7.6 Схема дослідження мікросхеми АПЦ

Таблиця 7.3 Результати дослідження

Uin, В	Покази індикаторів								D
	128	64	32	16	8	4	2	1	
+Uop									
-Uop									
+Uop/2									
-Uop/2									
+Uop/10									
-Uop/10									

4. Оформити протокол до лабораторної роботи.

МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ «ОДЕСЬКА ПОЛІТЕХНІКА»

Інститут штучного інтелекту і робототехніки

Кафедра Комп'ютерних Систем

Лабораторна робота № 1

З дисципліни: Цифрова електроніка спеціалізованих систем

Тема: Дослідження логічних елементів.

Зробив: студент групи УК-_____

Прізвище Ім'я По батькові

Оцінка:

Перевірив: асистент. Порошенко О.В.

Одеса

2025