

```
<div style="text-align: center;"><span style="font-size: medium;"><br /></span></div><div style="text-align: center;">
```

```
<a href="https://pretty203014.blogspot.com/p/kembali-ke-menu-sebelumnya-daftar-isi-1_28.html"><span style="font-family: arial; font-size: medium;">[KEMBALI KE MENU SEBELUMNYA]</span></a></div>
```

```
<span style="font-family: arial; font-size: medium;"><br />
```

```
</span><center>
```

```
<div style="background-color: white; border: 2px dashed rgb(23, 128, 221); height: 240px; overflow: auto; padding: 10px; text-align: center; width: 330px;">
```

```
<span style="font-family: arial; font-size: medium;"><b>DAFTAR ISI</b>
```

```
<br />
```

```
<a name="1">
```

```
</a></span><div style="text-align: left;"><span style="font-family: arial; font-size: medium;"><a name="1">
```

```
</a><a href="#2">1. Kondisi</a></span></div>
```

```
<a name="3"><span style="font-family: arial; font-size: medium;">
```

```
</span></a><div style="text-align: left;"><span style="font-family: arial; font-size: medium;"><a name="3">
```

```
</a><a href="#4">2. Gambar Rangkaian Simulasi</a></span></div>
```

```
<a name="5"><span style="font-family: arial; font-size: medium;">
```

```
</span></a><div style="text-align: left;"><span style="font-family: arial; font-size: medium;"><a name="5">
```

```
</a><a href="#6">3. Video Simulasi</a></span></div>
```

```
<a name="7"><span style="font-family: arial; font-size: medium;">
```

```
</span></a><div style="text-align: left;"><span style="font-family: arial; font-size: medium;"><a name="7">
```

```
</a><a href="#8">4. Prinsip Kerja</a><br />
```

```
<a name="9">
```


4. Prinsip Kerja Rangkaian [\[Back\]](#)

Percobaan 2 kondisi 16

Pada rangkaian diperoleh masukan asinkron Set (B1) dan Reset (B0), dan pada pin Clock adalah aktif rendah. Artinya suatu keadaan input rendah atau "0" pada pin Set akan membuat flip-flop dalam mode operasi Set (output Q berlogika "1") dan suatu keadaan input rendah atau "0" pada pin Reset akan membuat flip-flop dalam mode operasi Reset (output Q berlogika "0"). Sedangkan kondisi yang dipilih yaitu input masukan pada R berlogika 0 dan S berlogika 0, maka pada rangkaian ini yang aktif adalah R-S Flip-Flop dimana outputnya adalah sesuai dengan output percobaan yang sebelumnya yaitu dalam kondisi tetap atau tidak mengalami perubahan.

5. Lik Download [\[Back\]](#)

Link Download Rangkaian Percobaan 2 Kondisi 16 disini

Link Download Video modul 2 percobaan 2 kondisi 16 disini

Link Download HTML disini

Link Download Datasheet T Flip Flop disini

Link Download Datasheet SW SPDT disini